

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2006年1月19日 (19.01.2006)

PCT

(10) 国際公開番号
WO 2006/006564 A1

(51) 国際特許分類:
H04N 7/26 (2006.01)

(21) 国際出願番号: PCT/JP2005/012772

(22) 国際出願日: 2005年7月11日 (11.07.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願2004-204313 2004年7月12日 (12.07.2004) JP
特願2005-015284 2005年1月24日 (24.01.2005) JP

(71) 出願人 (米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川6丁目7番35号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 鈴木 輝彦 (SUZUKI, Teruhiko) [JP/JP]; 〒1410001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 石谷 和博 (ISHIGAYA, Kazuhiro) [JP/JP]; 〒

1410001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP). 矢ヶ崎 陽一 (YAGASAKI, Yoichi) [JP/JP]; 〒1410001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).

(74) 代理人: 佐藤 隆久 (SATO, Takahisa); 〒1110052 東京都台東区柳橋2丁目4番2号 創造国際特許事務所 Tokyo (JP).

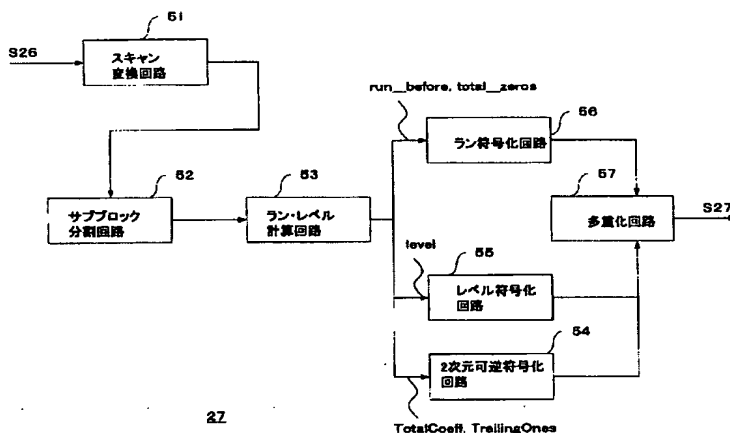
(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD,

[続葉有]

(54) Title: ENCODING METHOD, ENCODING DEVICE, DECODING METHOD, DECODING DEVICE, AND PROGRAM THEREOF

(54) 発明の名称: 符号化方法、符号化装置、復号方法、復号装置およびそれらのプログラム



51... SCAN CONVERSION CIRCUIT
52... SUB BLOCK DIVISION CIRCUIT
53... RUN LEVEL CALCULATION CIRCUIT
56... RUN ENCODING CIRCUIT
57... MULTIPLEX CIRCUIT
55... LEVEL ENCODING CIRCUIT
54... 2-DIMENSIONAL REVERSIBLE ENCODING CIRCUIT

(57) Abstract: A sub-block generation circuit (52) divides a coefficient of 8 x 8 orthogonal conversion into sub-block data. A 2-dimensional reversible encoding circuit (54) encodes data on the number-of-non-zero coefficients of the sub block far from the DC component Total Coeff by selecting conversion table data for assigning an encoding code of a short bit length to the data on the number-of-non-zero coefficients indicating 0.

[続葉有]

WO 2006/006564 A1



SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: サブブロック生成回路52が、 8×8 直交変換の係数をサブブロックデータに分割する。2次元可逆符号化回路54は、直流成分から速いサブブロックの非0係数個数データTotalCoeffを、0を示す非0係数個数データに短いビット長の符号化コードを割り当てる変換表データを選択して符号化する。

明 細 書

符号化方法、符号化装置、復号方法、復号装置およびそれらのプログラム

技術分野

[0001] 本発明は、直交変換係数を符号化する符号化方法、符号化装置およびそのプログラムと、それを復号する復号方法、復号装置およびそのプログラムに関する。

背景技術

[0002] 近年、画像データデジタルとして取り扱い、その際、効率の高い情報の伝送、蓄積を目的とし、画像情報特有の冗長性を利用して、離散コサイン変換等の直交変換と動き補償により圧縮するMPEG(Moving Picture Experts Group)などの方式に準拠した装置が、放送局などの情報配信、及び一般家庭における情報受信の双方において普及しつつある。

[0003] MPEG2, 4方式に続いてMPEG4/AVC(Advanced Video Coding)と呼ばれる符号化方式が提案されている。

MPEG4/AVC方式の符号化装置では、例えば、4x4のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換し、それによって得られたブロックデータの変換係数のうち非0の変換係数の個数を示す非0係数個数データを、 4^2 個の非0係数個数データの値とその符号化コードとの対応関係を各々が規定する複数の対応関係データ(VLCテーブル)を基に可変長符号化する。

ここで、上記複数の対応関係データは、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる符号化コードの最大ビット長が長くなるように規定している。

そして、上記符号化装置は、符号化効率を高めるために、符号化対象の4x4ブロックデータの周囲のブロックデータの変換係数のうち0および1以外の変換係数の数が大きくなるに従って、0を示す前記非0係数個数データに長いビット長の符号化コードを割り当てた前記対応関係データを選択する。

発明の開示

発明が解決しようとする課題

[0004] ところで、上述した符号化装置では、 8×8 のブロックサイズのブロックデータ (8×8 ブロックデータ)を単位として直交変換が行われる場合がある。

しかしながら、上述した従来の対応関係データは、 4^2 個の非0係数個数データの値にしか対応しておらず、 8×8 ブロックデータを直交変換して得られる 8^2 の非0係数個数データの符号化コードを得られない。

[0005] 本発明はかかる事情に鑑みてなされたものであり、第1のブロックサイズの複数倍の第2のブロックサイズの画像ブロックデータを直交変換して得られた変換係数の非0係数個数データを、前記第1のブロックサイズに適合した対応関係データを基に符号化する符号化方法、符号化装置およびそのプログラムを提供することを目的とする。

また、本発明は、上記符号化により得られた符号化コードを復号する復号方法、復号装置およびそのプログラムを提供することを目的とする。

課題を解決するための手段

[0006] 上述した従来技術の問題点を解決し、上述した目的を達成するため、第1の観点の発明の符号化方法は、画像ブロックデータを直交変換して得られた複数の変換係数のうち非0の変換係数の数を示す非0係数個数データを、対応関係データを用いて可変長符号化する符号化方法であって、第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記第1のブロックサイズの複数倍の第2のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当て第1の工程と、前記複数のサブブロックデータの各々について、前記第1の工程で当該サブブロックデータに割り当てられた前記変換係数を基に、前記非0係数個

数データを生成する第2の工程と、前記複数のサブブロックデータの各々について、前記第2の工程で生成した前記非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第3の工程とを有する。

[0007] 第2の観点の発明の符号化装置は、画像ブロックデータを直交変換して得られた複数の変換係数のうち非0の変換係数の数を示す非0係数個数データを、対応関係データを用いて可変長符号化する符号化装置であって、第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記第1のブロックサイズの複数倍の第2のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる割り当て手段と、前記複数のサブブロックデータの各々について、前記割り当て手段が当該サブブロックデータに割り当てた前記変換係数を基に、前記非0係数個数データを生成する生成手段と、前記複数のサブブロックデータの各々について、前記生成手段が生成した前記非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する符号化手段とを有する。

[0008] 第2の観点の発明の作用は以下になる。

割り当て手段が、第1のブロックサイズの複数倍の第2のブロックサイズの画像ブロッ

クデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる。

次に、生成手段が、前記複数のサブブロックデータの各々について、前記割り当て手段が当該サブブロックデータに割り当てた前記変換係数を基に、前記非0係数個数データを生成する。

次に、符号化手段が、前記複数のサブブロックデータの各々について、前記生成手段が生成した前記非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する。

- [0009] 第3の観点の発明のプログラムは、画像ブロックデータを直交変換して得られた複数の変換係数のうち非0の変換係数の数を示す非0係数個数データを、対応関係データを用いて可変長符号化する符号化処理をコンピュータに実行させるプログラムであって、第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取得する値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記第1のブロックサイズの複数倍の第2のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる第1の手順と、前記複数のサブブロックデータの各々について、前記第1の手順で当該サブブロックデータに割り当てられた前記変換係数を基に、前記非0係数個数データを生成する第2の手順と、前記複数のサブブロックデータの各々について、前記第2の手順で生成した前記

非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第3の手順とを前記コンピュータに実行させる。

[0010] 第4の観点の発明復号方法は、第1のブロックサイズの複数倍の第2のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非0の変換係数の個数を示す非0係数個数データを生成し、所定の対応関係データを用いて、前記非0係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非0係数個数データを取得する復号方法であって、前記第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記複数のサブブロックデータの各々の前記符号化コードの前記非0係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第1の工程と、前記複数のサブブロックデータの各々について、前記第1の工程で決定した前記非0係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する第2の工程と、前記第2の工程で生成した前記変換係数を並べ替えて前記第2のブロックサイズの前記ブロックデータの変換係数を得る第3の工程とを有する。

[0011] 第5の観点の発明の復号装置は、第1のブロックサイズの複数倍の第2のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた

変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非0の変換係数の個数を示す非0係数個数データを生成し、所定の対応関係データを用いて、前記非0係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非0係数個数データを取得する復号装置であって、前記第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記複数のサブブロックデータの各々の前記符号化コードの前記非0係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する決定手段と、前記複数のサブブロックデータの各々について、前記決定手段が決定した前記非0係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する生成手段と、前記生成手段が生成した前記変換係数を並べ替えて前記第2のブロックサイズの前記ブロックデータの変換係数を得る取得手段とを有する。

[0012] 第5の観点の発明の作用は以下のようになる。

決定手段が、複数のサブブロックデータの各々の前記符号化コードの前記非0係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する。

次に、生成手段が、前記複数のサブブロックデータの各々について、前記決定手段が決定した前記非0係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する。

次に、取得手段が、前記生成手段が生成した前記変換係数を並べ替えて前記第2

のブロックサイズの前記ブロックデータの変換係数を得る。

- [0013] 第6の観点の発明のプログラムは、第1のブロックサイズの複数倍の第2のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非0の変換係数の個数を示す非0係数個数データを生成し、所定の対応関係データを用いて、前記非0係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非0係数個数データを取得するコンピュータが実行するプログラムであって、前記第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、前記複数のサブブロックデータの各々の前記符号化コードの前記非0係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第1の手順と、前記複数のサブブロックデータの各々について、前記第1の手順で決定した前記非0係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する第2の手順と、前記第2の手順で生成した前記変換係数を並べ替えて前記第2のブロックサイズの前記ブロックデータの変換係数を得る第3の手順とを前記コンピュータに実行させる。

発明の効果

- [0014] 本発明によれば、第1のブロックサイズの複数倍の第2のブロックサイズの画像ブロックデータを直交変換して得られた変換係数の非0係数個数データを、前記第1のブロックサイズに適合した対応関係データを基に符号化する符号化方法、符号化装置およびそのプログラムを提供することができる。

また、本発明によれば、上記符号化により得られた符号化コードを復号する復号方法、復号装置およびそのプログラムを提供することができる。

図面の簡単な説明

- [0015] [図1]図1は、本発明は、本発明の第1実施形態の通信システムの構成図である。
- [図2]図2は、図1に示す符号化装置の機能ブロック図である。
- [図3]図3は、図2に示す可逆符号化回路の構成図である。
- [図4]図4A、図4Bは、図3に示すスキャン回路が4x4ブロックデータの直交変換をスキャンする順序を説明するための図である。
- [図5]図5は、図3に示すスキャン回路が8x8ブロックデータの直交変換をスキャンする順序を説明するための図である。
- [図6]図6は、図3に示すラン・レベル計算回路が4x4ブロックデータの非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneを生成する手法を説明するための図である。
- [図7]図7A、図7Bは、図3に示す2次元可逆符号化回路が4x4ブロックデータの非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneを符号化する手法を説明するための図である。
- [図8]図8は、図3に示す2次元可逆符号化回路が8x8ブロックデータの非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneを符号化する手法を説明するための図である。
- [図9]図9は、図3に示す2次元可逆符号化回路が8x8ブロックデータの非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneを符号化する手法を説明するための図である。
- [図10]図10は、図3に示す可逆符号化回路の動作例を説明するための図である。
- [図11]図11は、図1に示す復号装置の構成図である。
- [図12]図12は、図11に示す可逆復号回路の構成図である。

符号の説明

- [0016] 1…通信システム、2…符号化装置、3…復号装置、22…A/D変換回路、23…画面並べ替え回路、24…演算回路、25…直交変換回路、26…量子化回路、27…可

逆符号化回路、28…バッファメモリ、29…逆量子化回路、30…逆直交変換回路、31…フレームメモリ、32…レート制御回路、33…加算回路、41…イントラ予測回路、42…動き予測・補償回路、45…直交変換サイズ決定回路、51…スキャン回路、52…サブブロック生成回路、53…ラン・レベル計算回路、54…2次元可逆符号化回路、55…レベル符号化回路、56…ラン符号化回路、57…多重化回路、81…バッファメモリ、82…可逆復号回路、83…逆量子化回路、84…逆直交変換回路、85…加算回路、86…フレームメモリ、87…画像並べ替えバッファ、88…D/A変換回路、110…分離回路、111…2次元可逆復号回路、112…レベル復号回路、113…ラン復号回路、114…変換係数復元回路、115…ブロック復元回路、116…スキャン変換回路

発明を実施するための最良の形態

[0017] 以下、本発明の実施形態に係わる符号化装置について説明する。

まず、本実施形態の構成要素と、本発明の構成要素との関係を説明する。

本実施形態の4x4ブロックサイズが本発明の第1のブロックサイズに対応し、8x8ブロックサイズが本発明の第2のブロックサイズに対応している。

また、本実施形態の非0係数個数データTotalCoeffが本発明の非0係数個数データに対応している。

また、表1に示す右側の数字が本発明の符号化コードに対応している。

また、表1に示す変換表データTRNa1, 2, 3, 4が本発明の対応関係データに対応している。

また、図8に示すサブブロックデータSB1, SB2, SB3, SB4が本発明のサブブロックデータに対応している。

[0018] 図10に示すステップST17, ST18が第1の観点の発明の第1の工程に対応し、ステップST19が第2の工程に対応し、ステップST21, ST22が第3の工程に対応している。

また、図10に示すステップST13が第1の観点の発明の第4の工程に対応し、ステップST14, ST15が第5の工程に対応し、ステップST16が第6の工程に対応している。

また、図3に示すスキャン変換回路51、サブブロック生成回路52が第2の観点の発

明の割り当て手段に対応している。

また、図3に示すラン・レベル計算回路53が、第2の観点の発明の生成手段に対応し、2次元可逆符号化回路54が第2の観点の発明の符号化手段に対応している。

[0019] 図12に示す2次元可逆復号回路111が第5の観点の発明の決定手段に対応し、変換係数復元回路114が第5の観点の発明の生成手段に対応し、ブロック復元回路115が第5の観点の発明の取得手段に対応している。

[0020] 以下、本実施形態の通信システム1について説明する。

まず、本発明の実施形態の構成要素と本発明の構成要素との対応関係を説明する。

図1は、本実施形態の通信システム1の概念図である。

図1に示すように、通信システム1は、送信側に設けられた符号化装置2と、受信側に設けられた復号装置3とを有する。

符号化装置2が本発明のデータ処理装置および符号化装置に対応している。

通信システム1では、送信側の符号化装置2において、離散コサイン変換やカルーネン・レーベ変換などの直交変換と動き補償によって圧縮したフレーム画像データ(ビットストリーム)を生成し、当該フレーム画像データを変調した後に、衛星放送波、ケーブルTV網、電話回線網、携帯電話回線網などの伝送媒体を介して送信する。

受信側では、復号装置3において受信した画像信号を復調した後に、上記変調時の直交変換の逆変換と動き補償によって伸張したフレーム画像データを生成して利用する。

なお、上記伝送媒体は、光ディスク、磁気ディスクおよび半導体メモリなどの記録媒体であってもよい。

[0021] <符号化装置2>

以下、図1に示す符号化装置2について説明する。

図2は、図1に示す符号化装置2の全体構成図である。

図2に示すように、符号化装置2は、例えば、A/D変換回路22、画面並べ替え回路23、演算回路24、直交変換回路25、量子化回路26、可逆符号化回路27、バッファメモリ28、逆量子化回路29、逆直交変換回路30、フレームメモリ31、レート制御

回路32、加算回路33、イントラ予測回路41、動き予測・補償回路42、並びに直交変換サイズ決定回路45を有する。

[0022] 以下、符号化装置2の構成要素について説明する。

[A/D変換回路22]

A/D変換回路22は、入力されたアナログの輝度信号Y、色差信号Pb, Prから構成される原画像信号S10をデジタルのピクチャデータS22に変換し、これを画面並べ替え回路23に出力する。

[0023] [画面並べ替え回路23]

画面並べ替え回路23は、A/D変換回路22から入力したピクチャデータS22内のフレームデータを、そのピクチャタイプI, P, BからなるGOP(Group Of Pictures) 構造に応じて、符号化する順番に並べ替えた原画像データS23を演算回路24、動き予測・補償回路42およびイントラ予測回路41に出力する。

[0024] [演算回路24]

演算回路24は、原画像データS23と、イントラ予測回路41または動き予測・補償回路42から入力した予測画像データとの差分を示す画像データS24を生成し、これを直交変換回路25に出力する。

[0025] [直交変換回路25]

直交変換回路25は、画像データS24に離散コサイン変換(DCT:Discrete Cosine Transform)やカルーネン・レーベ変換などの直交変換を施して変換係数を示す画像データ(例えばDCT係数)S25を生成し、これを量子化回路26に出力する。

直交変換回路25は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEによって指定された直交変換サイズで、演算回路24から入力した画像データS24に直交変換を施して変換係数を示す画像データS25を生成する。

本実施形態では、上記直交変換サイズとして、4x4, 8x8のブロックサイズが用いられる。

[0026] [量子化回路26]

量子化回路26は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEと、レート制御回路32から入力した量子化スケールQSとを基に、画像デー

タS25(量子化前の変換係数)を量子化して量子化後の変換係数を示す画像データS26を生成し、これを可逆符号化回路27および逆量子化回路29に出力する。

例えば、直交変換回路25において4x4と8x8とのうち一方が選択されて整数精度の直交変換が行われる場合に、量子化回路26において正規化処理に用いる適切な係数は、4x4と8x8とは異なる。そのため、量子化回路26は、レート制御回路32から入力した量子化スケールQSを、直交変換サイズ信号TRSIZEが示す直交変換サイズに応じて補正し、補正後の量子化スケールを用いて、画像データS25を量子化する。

[0027] [可逆符号化回路27]

可逆符号化回路27は、画像データS26を可変長符号化した画像データをバッファメモリ28に格納する。

このとき、可逆符号化回路27は、動き予測・補償回路42から入力した動きベクトルMVあるいはその差分動きベクトル、参照画像データの識別データ、並びにイントラ予測回路41から入力したイントラ予測モードをヘッダデータなどに格納する。

可逆符号化回路27は、4x4および8x8ブロックサイズの直交変換の各々に対応して可逆符号化処理を行う。

可逆符号化回路27の符号化処理について後に詳細に説明する。

[0028] [バッファメモリ28]

バッファメモリ28に格納された画像データは、変調等された後に画像データS2として送信される。

当該画像データS2は、後述するように、復号装置3によって復号される。

[逆量子化回路29]

逆量子化回路29は、量子化回路26の量子化に対応した逆量子化処理を画像データS26に施して、それによって得られたデータを生成し、これを逆直交変換回路30に出力する。

[逆直交変換回路30]

逆直交変換回路30は、逆量子化回路29から入力したデータに、直交変換回路25における直交変換の逆変換を施して生成した画像データを加算回路33に出力する。

。

[加算回路33]

加算回路33は、逆直交変換回路30から入力した(デコードされた)画像データと、選択回路44から入力した予測画像データPIとを加算して参照(再構成)ピクチャデータR_PICを生成し、これをフレームメモリ31に書き込む。

なお、加算回路33とフレームメモリ31との間に、デブロックフィルタを設けてもよい。このデブロックフィルタは、加算回路33から入力した再構成画像データのブロック歪みを除去した画像データを、参照ピクチャデータR_PICとしてフレームメモリ31に書き込む。

[0029] [レート制御回路32]

レート制御回路32は、例えば、バッファメモリ28から読み出した画像データを基に量子化スケールQSを生成し、これを量子化回路26に出力する。

[0030] [イントラ予測回路41]

イントラ予測回路41は、イントラ符号化するマクロブロックにおいて、残差が最小となるイントラ予測のモードおよび予測ブロックのブロックサイズを決定する。

イントラ予測回路41は、ブロックサイズとして、4x4および16x16画素を用いる。

イントラ予測回路41は、イントラ予測が選択された場合に、イントラ予測による予測画像データを演算回路24に出力する。

[0031] [動き予測・補償回路42]

動き予測・補償回路42は、既に符号化され、局所復号され、フレームメモリ31に記録されている画像から、動き予測を行い、残差を最小にする動きベクトルおよび動く補償のブロックサイズを決定する。

動き予測・補償回路42は、ブロックサイズとして、16x16、16x8、8x16、8x8、8x4、4x8および4x4画素を用いる。

動き予測・補償回路42は、インター予測が選択された場合に、インター予測による予測画像データを演算回路24に出力する。

[0032] [直交変換サイズ決定回路45]

直交変換サイズ決定回路45は、イントラ予測回路41および動き予測・補償回路42

のうち予測画像データが選択された回路において最終的に決定(選択)したブロックサイズを基に直交変換サイズを決定し、それを示す直交変換サイズ信号TRSIZEを直交変換回路25、量子化回路26および可逆符号化回路27に出力する。

具体的には、直交変換サイズ決定回路45は、イントラ予測回路41による8x8画素のブロックサイズが最終的に選択された場合に、8x8画素を示す直交変換サイズ信号TRSIZEを生成し、イントラ予測回路41による8x8画素以外のブロックサイズが最終的に選択された場合には4x4画素を示す直交変換サイズ信号TRSIZEを生成する。

また、直交変換サイズ決定回路45は、動き予測・補償回路42による8x8画素以上のブロックサイズが最終的に選択された場合には、8x8画素を示す直交変換サイズ信号TRSIZEを生成し、動き予測・補償回路42による8x8画素より小さいブロックサイズが最終的に選択された場合には4x4画素を示す直交変換サイズ信号TRSIZEを生成する。

本実施形態では、直交変換サイズ決定回路45は、4x4と8x8とのいずれかのブロックサイズを示す直交変換サイズ信号TRSIZEを生成する。

[0033] 以下、可逆符号化回路27における画像データS25の可変長符号化について詳細に説明する。

図3は、図2に示す可逆符号化回路27の構成図である。

図3に示すように、可逆符号化回路27は、画像データS25を可変長符号化する構成として、例えば、スキャン変換回路51、サブブロック生成回路52、ラン・レベル計算回路53、2次元可逆符号化回路54、レベル符号化回路55、ラン符号化回路56、並びに多重化回路57を有する。

[0034] スキャン変換回路51は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが4x4を示す場合に、フレーム符号化では図4Aに示す番号順、フィールド符号化では図4Bに示す番号順に、画像データS26を構成する4x4ブロックデータ内の16個の変換係数をスキャンし、スキャン順にサブブロック生成回路52に出力する。

一方、スキャン変換回路51は、直交変換サイズ決定回路45から入力した直交変換

サイズ信号TRSIZEが8x8を示す場合に、図5に示す番号順に、画像データS26を構成する8x8ブロックデータ内の64個の変換係数データをスキャンし、スキャン順にサブブロック生成回路52に出力する。

図5において、左上が直流DC成分を示し、右下が高周波成分に対応している。

また、図中水平方向が水平周波数成分、図中垂直方向が垂直周波数成分を示している。

[0035] サブブロック生成回路52は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが4x4を示す場合に、スキャン変換回路51から順に入力した4x4ブロックデータを構成する16個の変換係数を順にラン・レベル計算回路53に出力する。

また、サブブロック生成回路52は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが8x8を示す場合に、スキャン変換回路51から入力した8x8ブロックデータを構成する64個の変換係数のうち、1～16番目に入力した変換係数を4x4のサブブロックデータSB1の構成要素とし、17～32番目に入力した変換係数を4x4のサブブロックデータSB2の構成要素とし、33～48番目に入力した変換係数を4x4のサブブロックデータSB3の構成要素とし、49～64番目に入力した変換係数を4x4のサブブロックデータSB4の構成要素とし、これらをラン・レベル計算回路53に出力する。

[0036] ラン・レベル計算回路53は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが4x4を示す場合に、サブブロック生成回路52から順に入力した16個の変換係数列のレベルデータlevel、ランデータrun_before、ラン総数データtotal_zero、非0係数個数データTotalCoeff、最後連続個数データTrailingOnes、符号データtrailing_ones_sing_flagを生成する。

[0037] ここで、レベルデータlevelは、4x4ブロックデータ内の個々の変換係数(0, 1以外の変換係数)の値を示し、図6の場合には、「-3」, 「+8」, 「+11」, 「-4」, 「+23」である。

ランデータrun_beforeは、4x4ブロックデータ内の非0係数の前の連続する0係数(値が0の変換係数)の数を示し、図6の場合には、「1」, 「2」, 「0」, 「2」, 「0」, 「0」

」である。

ラン総数データtotal_zeroは、4x4ブロックデータ内の最後の非0係数以前の0係数の数を示す。図6の場合には、「5」である。

非0係数個数データTotalCoeffは、4x4ブロックデータ内の非0係数の数を示す。図6の場合には「7」である。

最後連続個数データTrailingOnesは、4x4ブロックデータ内の最後に連続する絶対値1の変換係数の数を示す。図6の場合には「2」である。

符号データtrailing_ones_sing_flagは、4x4ブロックデータ内の最後に連続する絶対値1の変換係数の符号を示す。図6の場合には「-」、「+」である。

[0038] ラン・レベル計算回路53は、ランデータrun_beforeおよびラン総数データtotal_zeroを、ラン符号化回路56に出力する。

ラン・レベル計算回路53は、レベルデータlevelをレベル符号化回路55に出力する。

ラン・レベル計算回路53は、非0係数個数データTotalCoeff、最後連続個数データTrailingOnes、並びに符号データtrailing_ones_sing_flagを2次元可逆符号化回路54に出力する。

[0039] ラン・レベル計算回路53は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが8x8を示す場合に、サブブロック生成回路52から入力した4x4のサブブロックデータSB1, SB2, SB3, SB4の各々について、上述した4x4の場合と同様の処理を行って、レベルデータlevel、ランデータrun_before、ラン総数データtotal_zero、非0係数個数データTotalCoeff、最後連続個数データTrailingOnes、符号データtrailing_ones_sing_flagを生成する。

[0040] 2次元可逆符号化回路54は、非0係数個数データTotalCoeff、最後連続個数データTrailingOnes、並びに符号データtrailing_ones_sing_flagを可変長符号化する。

以下、2次元可逆符号化回路54による非0係数個数データTotalCoeffおよび最後連続個数データTrailingOnesの符号化方法を説明する。

まず、直交変換サイズ信号TRSIZEが4x4を示す場合を説明する。

2次元可逆符号化回路54は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが4x4を示す場合に、処理対象の4x4のブロックデータの周囲の4x4のブロックデータの変換係数のうち0, 1 (あるいは0) 以外の変換係数の数を基に、下記の総変換表データTRNaを基に、当該ブロックデータの非0係数個数データTotalCoeffおよび最後連続個数データTrailingOnesの符号化コードを生成(取得)する。

[0041] [表1]

総変換表データTRNa

TrailingOnes	TotalCoeff	0 ≤ nC < 2	2 ≤ nC < 4	4 ≤ nC < 8	8 ≤ nC	nC = -1
		TRNa1	TRNa2	TRNa3	TRNa4	TRNa5
0	0	1	11	1111	0000 11	01
0	1	0001 01	0010 11	0011 11	0000 00	0001 11
1	1	01	10	1110	0000 01	1
0	2	0000 0111	0001 11	0010 11	0001 00	0001 00
1	2	0001 00	0011 1	0111 1	0001 01	0001 10
2	2	001	011	1101	0001 10	001
0	3	0000 0011 1	0000 111	0010 00	0010 00	0000 11
1	3	0000 0110	0010 10	0110 0	0010 01	0000 011
2	3	0000 101	0010 01	0111 0	0010 10	0000 010
3	3	0001	0101	1100	0010 11	0001 01
0	4	0000 0001 11	0000 0111	0001 111	0011 00	0000 10
1	4	0000 0011 0	0001 10	0101 0	0011 01	0000 0011
2	4	0000 0101	0001 01	0101 1	0011 10	0000 0010
3	4	0000 11	0100	1011	0011 11	0000 000
0	5	0000 0000 111	0000 0100	0001 011	0100 00	-
1	5	0000 0001 10	0000 110	0100 0	0100 01	-
2	5	0000 0010 1	0000 101	0100 1	0100 10	-
3	5	0000 100	0011 0	1010	0100 11	-
0	6	0000 0000	0000 0011 1	0001 001	0101 00	-
1	6	0000 0000 110	0000 0110	0011 10	0101 01	-
2	6	0000 0001 01	0000 0101	0011 01	0101 10	-
3	6	0000 0100	0010 00	1001	0101 11	-
0	7	0000 0000	0000 0001	0001 000	0110 00	-
1	7	0000 0000	0000 0011 0	0010 10	0110 01	-
2	7	0000 0000 101	0000 0010 1	0010 01	0110 10	-
3	7	0000 0010 0	0001 00	1000	0110 11	-
0	8	0000 0000	0000 0001	0000 1111	0111 00	-
1	8	0000 0000	0000 0001	0001 110	0111 01	-
2	8	0000 0000	0000 0001	0001 101	0111 10	-
3	8	0000 0001 00	0000 100	0110 1	0111 11	-
0	9	0000 0000	0000 0000	0000 1011	1000 00	-
1	9	0000 0000	0000 0001	0000 1110	1000 01	-
2	9	0000 0000	0000 0001	0001 010	1000 10	-
3	9	0000 0000 100	0000 0010 0	0011 00	1000 11	-
0	10	0000 0000	0000 0000	0000 0111	1001 00	-
1	10	0000 0000	0000 0000	0000 1010	1001 01	-
2	10	0000 0000	0000 0000	0000 1101	1001 10	-
3	10	0000 0000	0000 0001	0001 100	1001 11	-
0	11	0000 0000	0000 0000	0000 0101	1010 00	-
1	11	0000 0000	0000 0000	0000 0111	1010 01	-
2	11	0000 0000	0000 0000	0000 1001	1010 10	-
3	11	0000 0000	0000 0001	0000 1100	1010 11	-
0	12	0000 0000	0000 0000	0000 0101	1011 01	-
1	12	0000 0000	0000 0000	0000 0110	1011 10	-
2	12	0000 0000	0000 0000	0000 1000	1011 11	-
3	12	0000 0000	0000 0000	0000 0011	1100 00	-
0	13	0000 0000	0000 0000	0000 0011	1100 01	-
1	13	0000 0000	0000 0000	0000 0100	1100 10	-
2	13	0000 0000	0000 0000	0000 0110	1100 11	-
3	13	0000 0000	0000 0000	0000 0010	1101 00	-
0	14	0000 0000	0000 0000	0000 0011	1101 01	-
1	14	0000 0000	0000 0000	0000 0010	1101 10	-
2	14	0000 0000	0000 0000	0000 0010	1101 11	-
3	14	0000 0000	0000 0000	0000 0001	1110 00	-
0	15	0000 0000	0000 0000	0000 0010	1110 01	-
1	15	0000 0000	0000 0000	0000 0010	1110 10	-
2	15	0000 0000	0000 0000	0000 0010	1110 11	-
3	15	0000 0000	0000 0000	0000 0001	1111 00	-
0	16	0000 0000	0000 0000	0000 0001	1111 01	-
1	16	0000 0000	0000 0000	0000 0001	1111 10	-
2	16	0000 0000	0000 0000	0000 0001	1111 11	-
3	16	0000 0000	0000 0000	0000 0001	1111 11	-

[0042] 上記表1に示す総変換表データTRNaは、5つの変換表データTRNa1, 2, 3, 4, 5を規定している。

変換表データTRNa1, 2, 3, 4は、以下の特性を有している。

変換表データTRNa1, 2, 3, 4の各々は、非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneの組について、その符号化コードを規定している。

ここで、変換表データTRNa1, 2, 3, 4は、0を示す非0係数個数データTotalCoeffのビット長が相互に異なり、0を示す非0係数個数データTotalCoeffのビット長が短くなるに従って、符号化コードの最大ビット長が長くなるように規定されている。

ところで、非0係数個数データTotalCoeffは、4x4のブロックデータが複雑な画像領域に位置する場合に、0になる可能性は殆どなく、その値が0～15の広い範囲に分散するという特性がある。

また、非0係数個数データTotalCoeffは、4x4のブロックデータが変化が少ない平坦な画像領域に位置する場合に、0となる可能性が高く、高い値を示すことは殆どないという特性がある。

従って、上述したように変換表データTRNa1, 2, 3, 4を規定することで、複雑な画像領域の4x4ブロックデータについては、0を示す非0係数個数データTotalCoeffに割り当てる符号化コードのビット長は長い、符号化コードの最大ビット長が短い変換表データを選択することで、全体の符号化効率を高める。

一方、平坦な画像領域の4x4ブロックデータについては、最大ビット長は長い、0を示す非0係数個数データTotalCoeffに割り当てる符号化コードが短い変換表データを選択することで、全体の符号化効率を高める。

[0043] また、最後連続個数データTrailingOneが異なり非0係数個数データTotalCoeffが同じ複数の組に対して、最後連続個数データTrailingOneが大きくなるに従って、符号化コードのビット長が同じあるいは長くなるように規定している。

[0044] 2次元可逆符号化回路54は、図7A, 図7Bに示すように、処理対象の4x4ブロックデータCに対して表示位置が左に隣接している4x4ブロックデータAの0, 1(あるいは0)以外の変換係数の数をnAとし、処理対象の4x4ブロックデータCに対して表示

位置が上に隣接している4x4ブロックデータAの0, 1(あるいは0)以外の変換係数の数をnBとする。

そして、2次元可逆符号化回路54は、「 $nC = (nA + nB + 1) \gg 1$ 」により、指標データnCを生成する。

「 $\gg 1$ 」は「1」右シフトすることを意味している。

2次元可逆符号化回路54は、指標データnCを基に、表1に示す総変換表データTRNaが規定する5つの変換表データTRNa1, 2, 3, 4, 5のうち一つを選択する。

2次元可逆符号化回路54は、例えば、 $nA = 2$, $nB = 3$ の場合、 $nC = (2 + 3 + 1) \gg 1 = 3$ となり、変換表データTRNa2を選択する。

2次元可逆符号化回路54は、色差信号のDC値の符号化に、変換表データTRNa5を用いる。

そして、2次元可逆符号化回路54は、上記4x4のブロックデータの非0係数個数データTotalCoeffおよび最後連続個数データTrailingOnesの符号化コードを、上記選択した変換表データTRNa1, 2, 3, 4, 5を用いて取得し、これを多重化回路57に出力する。

[0045] 次に、直交変換サイズ信号TRSIZEが8x8を示す場合を説明する。

上述したサブブロック生成回路52が生成した4つのサブブロックデータSB1, SB2, SB3, SB4は、図8に示すように表現できる。

図8において、矩形の左上が低周波成分、右下が高周波成分である。

従って、サブブロックデータSB1には比較的高い頻度で非0係数が存在し、逆にサブブロックデータSB4には殆どの係数が0となる確率が高くなる。

そのため、サブブロックデータSB4は値0(小さい値)に短い符号長の符号コードを割り当て、逆にサブブロックデータSB1には大きい値に短い符号長の符号コードを割り当てた方が符号化効率がよい。

ここで、直交変換サイズ信号TRSIZEが8x8を示す場合には、以下に示す(方式1)～(方式4)の何れかを基に指標データnCを生成する。

なお、指標データnCの生成方法は、復号装置3においても同じにする。

[0046] (方式1)

2次元可逆符号化回路54は、図9に示す8x8ブロックデータCが処理対象であるとする、サブブロックデータSB1の指標データnCは「8」、サブブロックデータSB2, B3の指標データnCは「4」、サブブロックデータSB4の指標データnCは「0」とする。

これにより、2次元可逆符号化回路54は、サブブロックデータSB1の符号化に表1に示す変換表データTRNa4を用い、サブブロックデータSB2, B3の符号化に変換表データTRNa3を用い、サブブロックデータSB4の符号化に変換表データTRNa1を用いる。

[0047] (方式2)

2次元可逆符号化回路54は、図9に示す8x8ブロックデータCが処理対象であるとする、サブブロックデータSB1の指標データnCは「8」、サブブロックデータSB2, B3の指標データnCは「2」、サブブロックデータSB4の指標データnCは「0」とする。

これにより、2次元可逆符号化回路54は、サブブロックデータSB1の符号化に表1に示す変換表データTRNa4を用い、サブブロックデータSB2, B3の符号化に変換表データTRNa2を用い、サブブロックデータSB4の符号化に変換表データTRNa1を用いる。

[0048] (方式3)

2次元可逆符号化回路54は、図9に示す8x8ブロックデータCが処理対象であるとする、サブブロックデータSB1の指標データnCは「4」、サブブロックデータSB2, B3の指標データnCは「2」、サブブロックデータSB4の指標データnCは「0」とする。

これにより、2次元可逆符号化回路54は、サブブロックデータSB1の符号化に表1に示す変換表データTRNa3を用い、サブブロックデータSB2, B3の符号化に変換表データTRNa2を用い、サブブロックデータSB4の符号化に変換表データTRNa1を用いる。

[0049] (方式4)

2次元可逆符号化回路54は、図9に示すように処理対象のブロックデータCに左および上で隣接するブロックデータA, Bが8x8で直交変換されたものである場合に、ブロックデータCのサブブロックデータSB1, SB2, SB3, SB4の指標データnCを、ブロックデータA, Bの同じ位置のサブブロックデータSB1, SB2, SB3, SB4のnA, n

Bを用いて生成する。

例えば、2次元可逆符号化回路54は、ブロックデータAのサブブロックデータSB1の n_A と、ブロックデータBのサブブロックデータSB1の n_B とを用いて、「 $n_C = (n_A + n_B + 1) \gg 1$ 」により、ブロックデータCのサブブロックデータSB1の指標データ n_C を生成する。

また、2次元可逆符号化回路54は、ブロックデータA, Bの一方が8x8の直交変換で、他方が4x4直交変換である場合、例えば、8x8直交変換の同じ位置のサブブロックデータSB1, SB2, SB3, SB4の0, 1(あるいは0)以外の係数の数を指標データ n_C とする。

例えば、2次元可逆符号化回路54は、ブロックデータAが8x8、ブロックデータBが4x4である場合、ブロックデータAの0, 1(あるいは0)以外の係数の数 n_A が、ブロックデータCのサブブロックデータSB1の指標データ n_C とする。

また、2次元可逆符号化回路54は、ブロックデータAおよびBの双方が4x4である場合、ブロックデータCの各サブブロックデータSB1, SB2, SB3, SB4と同じ位置のブロックデータA, BのサブブロックデータSB1, SB2, SB3, SB4の n_A , n_B を用いて、「 $n_C = (n_A + n_B + 1) \gg 1$ 」により、ブロックデータCのサブブロックデータSB1, SB2, SB3, SB4の指標データ n_C を生成する。

なお、上述した指標データ n_C の生成方法は一例であり、ブロックデータA, BのサブブロックデータSB1, SB2, SB3, SB4の n_A , n_B を用いて、ブロックデータCのサブブロックデータSB1, SB2, SB3, SB4の指標データ n_C を生成するものであれば特に限定されない。

2次元可逆符号化回路54は、ブロックデータCのサブブロックデータSB1, B2, B3, B4を、それに対応した上記指標データ n_C を基に選択した変換表データTRNa1~5を用いて変換する。

[0050] なお、2次元可逆符号化回路54は、上記方式4において、ブロックデータAおよびBの双方が4x4である場合、ブロックデータCの各サブブロックデータSB1, SB2, SB3, SB4を、(方式1)、(方式2)、(方式3)のいずれかのように、そのサブブロックデータSB1, SB2, SB3, SB4の位置に応じて指標データ n_C を決定してもよい。

[0051] 上述したように、2次元可逆符号化回路54は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが8x8を示す場合に、処理対象の8x8のブロックデータからサブブロック生成回路52が生成した4つのサブブロックデータSB1, SB2, SB3, SB4の各々について指標データnCを決定あるいは生成する。

そして、2次元可逆符号化回路54は、上記決定あるいは生成した指標データnCを基に、表1に示す変換表データTRNa1~5のなかから1つを選択する。

そして、2次元可逆符号化回路54は、処理対象のブロックデータの非0係数個数データTotalCoeffおよび最後連続個数データTrailingOnesの符号化コードを、上記選択した変換表データTRNa1~5を用いて取得する。

[0052] 以下、図3に示す可逆符号化回路27において、画像データS26の各ブロックデータから得られた非0係数個数データTotalCoeffおよび最後連続個数データTrailingOnesの符号化コードを決定する動作例を説明する。

図10は、当該動作例を説明するためのフローチャートである。

以下、図10に示す各ステップを説明する。

ステップST11:

図3に示す可逆符号化回路27は、図2に示す直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが4x4を示す場合には、ステップST17に進み、その後、ステップST17~ST22の処理を行う。

一方、可逆符号化回路27は、直交変換サイズ信号TRSIZEが4x4を示す場合には、ステップST12に進み、その後、ステップST12~ST16の処理を行う。

[0053] ステップST12:

スキャン変換回路51は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが4x4を示す場合に、フレーム符号化では図4Aに示す番号順、フィールド符号化では図4Bに示す番号順に、画像データS26を構成する4x4ブロックデータ内の16個の変換係数をスキャンし、スキャン順にサブブロック生成回路52に出力する。

サブブロック生成回路52は、スキャン変換回路51から入力した変換係数をそのままラン・レベル計算回路53に出力する。

ステップST13:

ラン・レベル計算回路53は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが4x4を示す場合に、サブブロック生成回路52から順に入力した16個の変換係数列のレベルデータlevel、ランデータrun__before、ラン総数データtotal__zero、非0係数個数データTotalCoeff、最後連続個数データTrailingOnes、符号データtrailing__ones__sing__flagを生成する。

ラン・レベル計算回路53は、非0係数個数データTotalCoeffと最後連続個数データTrailingOnesとを2次元可逆符号化回路54に出力する。

[0054] ステップST14:

2次元可逆符号化回路54は、図7A、図7Bに示すように、処理対象の4x4ブロックデータCに対して表示位置が左に隣接している4x4ブロックデータAの0, 1(あるいは0)以外の変換係数の数をnAとし、処理対象の4x4ブロックデータCに対して表示位置が上に隣接している4x4ブロックデータBの0, 1(あるいは0)以外の変換係数の数をnBとする。

そして、2次元可逆符号化回路54は、「 $nC = (nA + nB + 1) \gg 1$ 」により、指標データnCを生成する。

ステップST15:

2次元可逆符号化回路54は、ステップST14で生成した指標データnCを基に、表1に示す変換表データTRNa1~5のうち一つを選択する。

ステップST16:

2次元可逆符号化回路54は、ステップST13で入力した上記4x4のブロックデータの非0係数個数データTotalCoeffおよび最後連続個数データTrailingOnesの符号化コードを、ステップST15で選択した変換表データTRNa1, 2, 3, 4, 5を用いて取得し、これを多重化回路57に出力する。

[0055] ステップST17:

スキャン変換回路51は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが8x8を示す場合に、図5に示す番号順に、画像データS26を構成する8x8ブロックデータ内の64個の変換係数データをスキャンし、スキャン順にサブブ

ロック生成回路52に出力する。

[0056] ステップST18:

サブブロック生成回路52は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが4x4を示す場合に、スキャン変換回路51から順に入力した4x4ブロックデータを構成する16個の変換係数を順にラン・レベル計算回路53に出力する。

サブブロック生成回路52は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが8x8を示す場合に、スキャン変換回路51から入力した8x8ブロックデータを構成する64個の変換係数のうち、1～16番目に入力した変換係数を4x4のサブブロックデータSB1の構成要素とし、17～32番目に入力した変換係数を4x4のサブブロックデータSB2の構成要素とし、33～48番目に入力した変換係数を4x4のサブブロックデータSB3の構成要素とし、49～64番目に入力した変換係数を4x4のサブブロックデータSB4の構成要素とし、これらをラン・レベル計算回路53に出力する。

[0057] ステップST19:

ラン・レベル計算回路53は、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが8x8を示す場合に、サブブロック生成回路52から入力した4x4のサブブロックデータSB1, SB2, SB3, SB4の各々について、上述した4x4の場合と同様の処理を行って、レベルデータlevel、ランデータrun_before、ラン総数データtotal_zero、非0係数個数データTotalCoeff、最後連続個数データTrailingOnes、符号データtrailing_ones_sing_flagを生成する。

ラン・レベル計算回路53は、非0係数個数データTotalCoeffと最後連続個数データTrailingOnesとを2次元可逆符号化回路54に出力する。

[0058] ステップST20:

2次元可逆符号化回路54は、符号化対象の8x8ブロックデータを構成する各サブブロックデータSB1, SB2, SB3, SB4について、前述した(方式1)～(方式5)のいずれか一つに従って、その指標データnCを決定あるいは生成する。

ステップST21:

2次元可逆符号化回路54は、ステップST20で決定あるいは生成した指標データnCを基に、表1に示す変換表データTRNa1～5のうち一つを選択する。

ステップST22:

2次元可逆符号化回路54は、ステップST19で入力した各サブブロックデータSB1, SB2, SB3, SB4の非0係数個数データTotalCoeffおよび最後連続個数データTrailingOnesの符号化コードを、ステップST21で選択した変換表データTRNa1, 2, 3, 4, 5を用いて取得し、これを多重化回路57に出力する。

[0059] 以下、レベル符号化回路55について説明する。

レベル符号化回路55は、ラン・レベル計算回路53から入力したレベルデータlevelを可変長符号化する。

具体的には、レベル符号化回路55は、レベルデータlevelから、level_prefix, level_suffixと呼ばれるパラメータを抽出する。

そして、レベル符号化回路55は、パラメータlevel_prefixを、下記表2に示す変換表データTRNbを基に可変長符号化する。

[0060] [表2]

変換表データTRNb

level_prefix	Bit String
0	1
1	01
2	001
3	0001
4	0000 1
5	0000 01
6	0000 001
7	0000 0001
8	0000 0000 1
9	0000 0000 01
10	0000 0000 001
11	0000 0000 0001
12	0000 0000 0000 1
13	0000 0000 0000 01
14	0000 0000 0000 001
15	0000 0000 0000 0001

[0061] パラメータlevel_suffixは、suffixLengthによって与えられるビット長で unsigned integer として符号化される。

ここで、レベルデータlevelと、パラメータlevel__prefix, level__suffixとの関係は下記式(1), (2)で規定される。

[0062] [数1]

$$\text{levelCode} = (\text{level_prefix} \ll \text{suffixLength}) + \text{level_suffix} \quad \dots(1)$$

[0063] [数2]

$$\text{levelCodeが偶数の場合} \quad : \quad \text{level} = (\text{levelCode} + 2) \gg 1$$

$$\text{levelCodeが偶数でない場合} \quad : \quad \text{level} = (-\text{levelCode} - 1) \gg 1 \quad \dots(2)$$

[0064] レベル符号化回路55は、レベルデータlevelを可変長符号化して得た符号化コードを多重化回路57に出力する。

[0065] 以下、ラン符号化回路56について説明する。

ラン符号化回路56は、ラン・レベル計算回路53から入力したランデータrun__beforeおよびラン総数データtotal__zeroを以下に示すように可変長符号化する。

そして、ラン符号化回路56は、当該可変長符号化して得た符号化コードを多重化回路57に出力する。

具体的には、ラン符号化回路56は、直交変換サイズ信号TRSIZEが4x4を示し、且つ、非0係数個数データTotalCoeffが1以上7以下の場合に、下記表3に示す変換表データTRNcに基づいて、ラン総数データtotal__zeroを可変長符号化する。

[0066] [表3]

変換表データTRN_c

total_zeros	TotalCoeff						
	1	2	3	4	5	6	7
0	1	111	0101	0001 1	0101	0000 01	0000 01
1	011	110	111	111	0100	0000 1	0000 1
2	010	101	110	0101	0011	111	101
3	0011	100	101	0100	111	110	100
4	0010	011	0100	110	110	101	011
5	0001 1	0101	0011	101	101	100	11
6	0001 0	0100	100	100	100	011	010
7	0000 11	0011	011	0011	011	010	0001
8	0000 10	0010	0010	011	0010	0001	001
9	0000 011	0001 1	0001 1	0010	0000 1	001	0000 00
10	0000 010	0001 0	0001 0	0001 0	0001	0000 00	
11	0000 0011	0000 11	0000 01	0000 1	0000 0		
12	0000 0010	0000 10	0000 1	0000 0			
13	0000 0001 1	0000 01	0000 00				
14	0000 0001 0	0000 00					
15	0000 0000 1						

[0067] また、ラン符号化回路56は、直交変換サイズ信号TRSIZEが4x4を示し、且つ、非0係数個数データTotalCoeffが8以上15以下の場合に、下記表4に示す変換表データTRN_dに基づいて、ラン総数データtotal_zeroを可変長符号化する。

[0068] [表4]

変換表データTRN_d

total_zeros	TotalCoeff							
	8	9	10	11	12	13	14	15
0	0000 01	0000 01	0000 1	0000	0000	000	00	0
1	0001	0000 00	0000 0	0001	0001	001	01	1
2	0000 1	0001	001	001	01	1	1	
3	011	11	11	010	1	01		
4	11	10	10	1	001			
5	10	001	01	011				
6	010	01	0001					
7	001	0000 1						
8	0000 00							

[0069] また、ラン符号化回路56は、符号化対象のブロックデータが、2x2の色差DCである場合に、下記表5に示す変換表データTRN_eに基づいて、ラン総数データtotal_

zeroを可変長符号化する。

[0070] [表5]

変換表データTRNe

total_zeros	TotalCoeff		
	1	2	3
0	1	1	1
1	01	01	0
2	001	00	
3	000		

[0071] また、ラン符号化回路56は、下記表6に示す変換表データTRNfに基づいて、ランデータrun_beforeを可変長符号化する。

[0072] [表6]

変換表データ T R N f

run_before	zerosLeft						
	1	2	3	4	5	6	>6
0	1	1	11	11	11	11	111
1	0	01	10	10	10	000	110
2	-	00	01	01	011	001	101
3	-	-	00	001	010	011	100
4	-	-	-	000	001	010	011
5	-	-	-	-	000	101	010
6	-	-	-	-	-	100	001
7	-	-	-	-	-	-	0001
8	-	-	-	-	-	-	00001
9	-	-	-	-	-	-	000001
10	-	-	-	-	-	-	0000001
11	-	-	-	-	-	-	00000001
12	-	-	-	-	-	-	000000001
13	-	-	-	-	-	-	0000000001
14	-	-	-	-	-	-	00000000001

[0073] ラン符号化回路56は、ラン総数データtotal_zeroおよびランデータrun_beforeを可変長符号化して得た符号化コードを多重化回路57に出力する。

[0074] 多重化回路57は、2次元可逆符号化回路54、レベル符号化回路55およびラン符号化回路56から入力した符号化コードを多重化したビットストリームである画像データS27を生成し、これをバッファメモリ28に書き込む。

[0075] 以下、図2に示す符号化装置2の全体動作を説明する。

入力となる画像信号は、まず、A/D変換回路22においてデジタル信号に変換される。

次に、出力となる画像圧縮情報のGOP構造に応じ、画面並べ替え回路23におい

てフレーム画像データの並べ替えが行われ、それによって得られた原画像データS23が演算回路24、動き予測・補償回路42およびイントラ予測回路41に出力される。

次に、演算回路24が、画面並べ替え回路23からの原画像データS23と選択回路44からの予測画像データPIとの差分を検出し、その差分を示す画像データS24を直交変換回路25に出力する。

[0076] 次に、直交変換回路25が、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが示すブロックサイズに基づいて、画像データS24に離散コサイン変換やカルーネン・レーベ変換等の直交変換を施して画像データ(DCT係数)S25を生成し、これを量子化回路26に出力する。

次に、量子化回路26が、直交変換サイズ決定回路45から入力した直交変換サイズ信号TRSIZEが示すブロックサイズに基づいて、画像データS25を量子化し、画像データ(量子化されたDCT係数)S26を可逆符号化回路27および逆量子化回路29に出力する。

次に、可逆符号化回路27が、前述したように、画像データS26に可変長符号化を施して画像データS27を生成し、これをバッファメモリ28に蓄積する。

また、レート制御回路32が、バッファメモリ28から読み出した画像データを基に、量子化回路26における量子化レートを制御する。

[0077] また、逆量子化回路29が、量子化回路26から入力した画像データS26を逆量子化して逆直交変換回路30に出力する。

そして、逆直交変換回路30が、直交変換回路25の逆変換処理を行って生成した画像データを加算回路33に出力する。

加算回路33において、逆直交変換回路30からの画像データと選択回路44からの予測画像データPIとが加算されて参照画像データR_PICが生成され、これがフレームメモリ31に書き込まれる。

[0078] また、イントラ予測回路41は、フレームメモリ31から読み出したブロックデータを4x4および16x16のブロックサイズでイントラ予測符号化し、その予測画像データを生成する。

また、動き予測・補償回路42は、フレームメモリ31から読み出したブロックデータを、

16x16、16x8、8x16、8x8、8x4、4x8のブロックサイズでインター予測符号化し、その予測画像データを生成する。

そして、イントラ予測回路41および動き予測・補償回路42の予測画像データのうち、符号化コストが最小の予測画像データが演算回路24に出力される。

[0079] 直交変換サイズ決定回路45は、演算回路24に出力された予測画像データの生成に用いられたブロックサイズを示す直交変換サイズ信号TRSIZEを直交変換回路25、量子化回路26および可逆符号化回路27に出力する。

[0080] 以上説明したように、符号化装置2によれば、図3に示す可逆符号化回路27において、4x4で直交変換された変換係数を符号化するために用いる表1に示す総変換表データTRNaを用いて、8x8で直交変換された変換係数の非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneを符号化できる。

また、符号化装置2によれば、可逆符号化回路27において、サブブロックデータSB1、SB2、SB3、SB4の符号化に用いる変換表データTRNa1、a2、a3、a4のを、(方式1)～(方式4)により選択するため、高い符号化効率を実現できる。

[0081] <復号装置3>

以下、図1に示す復号装置3について説明する。

図11は、図1に示す復号装置3の構成図である。

図11に示すように、復号装置3は、例えば、バッファメモリ81、可逆復号回路82、逆量子化回路83、逆直交変換回路84、加算回路85、フレームメモリ86、画像並べ替えバッファ87、D/A変換回路88、イントラ予測回路89、並びに動き予測・補償回路90を有する。

[0082] バッファメモリ81は、符号化装置2から受信(入力)したビットストリームである画像データS2を記憶する。

可逆復号回路82は、バッファメモリ81から読み出した画像データS2を、図2に示す可逆符号化回路27による可逆符号化に対する方法で復号して画像データS2を生成する。

可逆復号回路82は、画像データS2に多重化された直交変換サイズ信号TRSIZEを分離および復号して逆量子化回路83および逆直交変換回路84に出力する。

可逆復号回路82について後に詳細に説明する。

- [0083] 逆量子化回路83は、可逆復号回路82から入力した直交変換サイズ信号TRSIZEを基に、可逆復号回路82から入力した可逆復号後の画像データS82を、図2に示す量子化回路26に対応した逆量子化方法で逆量子化して画像データS83を生成し、これを逆直交変換回路84に出力する。

逆直交変換回路84は、可逆復号回路82から入力した直交変換サイズ信号TRSIZEを基に、逆量子化回路83から入力した画像データS83を、図2に示す直交変換回路25の直交変換に対応した逆直交変換を行って画像データS84を生成し、これを加算回路85に出力する。

加算回路85は、イントラ予測回路89あるいは動き予測・補償回路90から入力した予測画像と、逆直交変換回路84から入力した画像データS84とを加算して画像データS85を生成し、これをフレームメモリ86および画像並べ替えバッファ87に出力する。

画像並べ替えバッファ87は、加算回路85から入力した画像データS85をピクチャ単位で表示順に並べ替えてD/A変換回路88に読み出すために用いられる。

D/A変換回路88は、画像並べ替えバッファ87から読み出した画像データをD/A変換してアナログの画像信号を生成する。

- [0084] イントラ予測回路89は、フレームメモリ86から読み出した画像データS85内の復号対象のブロックデータがイントラ予測符号化されたものである場合に、当該ブロックデータをイントラ方式で復号して予測画像データを生成し、これを加算回路85に出力する。

動き予測・補償回路90は、フレームメモリ86から読み出した画像データS85内の復号対象のブロックデータがインター予測符号化されたものである場合に、当該ブロックデータをインター方式で復号して予測画像データを生成し、これを加算回路85に出力する。

- [0085] 以下、図11に示す可逆復号回路82を説明する。

図12は、図11に示す可逆復号回路82の構成図である。

図12に示すように、可逆復号回路82は、例えば、分離回路110、2次元可逆復号

回路111、レベル復号回路112、ラン復号回路113、変換係数復元回路114、ブロック復元回路115、並びにスキャン変換回路116を有する。

本実施形態において、次元可逆復号回路111、レベル復号回路112、ラン復号回路113、変換係数復元回路114、ブロック復元回路115、並びにスキャン変換回路116の処理は、分離回路110から分離された直交変換サイズ信号TRSIZEを用いて行われる。

[0086] 分離回路110は、符号化された画像データS2から、ランデータrun_beforeおよびラン総数データtotal_zeroの符号化コードを分離(抽出)し、これをラン復号回路113に出力する。

また、分離回路110は、画像データS2から、レベルデータlevelの符号化コードを分離し、これをレベル復号回路112に出力する。

また、分離回路110は、画像データS2から、非0係数個数データTotalCoeff、最後連続個数データTrailingOnes、並びに符号データtrailing_ones_sing_flagの符号化コードを分離し、これを2次元可逆復号回路111に出力する。

また、分離回路110は、画像データS2から直交変換サイズ信号TRSIZEを分離し、これらを図12に示す2次元可逆復号回路111、レベル復号回路112、ラン復号回路113、変換係数復元回路114、ブロック復元回路115、スキャン変換回路116、並びに図11に示す逆量子化回路83および逆直交変換回路84に出力する。

[0087] 2次元可逆復号回路111は、前述した図3に示す2次元可逆符号化回路54と同様の手法で、直交変換サイズ信号TRSIZE等を用いて、前述した表1に示す総変換表データTRN内の変換表データTRNa1～5のうち一つを選択する。

そして、2次元可逆復号回路111は、選択した変換表データTRNa1～5を用いて、分離回路110から入力した符号化コードを復号して、非0係数個数データTotalCoeffおよび最後連続個数データTrailingOnesを取得し、これを変換係数復元回路114に出力する。

また、2次元可逆復号回路111は、分離回路110から分離した符号化コードを復号し、符号データtrailing_ones_sing_flagを取得し、これを変換係数復元回路114に出力する。

- [0088] レベル復号回路112は、図3に示すレベル符号化回路55の可変長符号化に対応した復号を前述した表2に示す変換表データTRNbを用いて行い、分離回路110から入力した符号化コードに対応したレベルデータlevelを取得し、これを変換係数復元回路114に出力する。
- [0089] ラン復号回路113は、図3に示すラン符号化回路56の可変長符号化に対応した復号を前述した表3、表4、表5および表6に示す変換表データTRNc, TRNd, TRNe, TRNfを用いて行い、分離回路110から符号化コードに対応したランデータrun_beforeおよびラン総数データtotal_zeroを取得し、これを変換係数復元回路114に出力する。
- [0090] 変換係数復元回路114は、2次元可逆復号回路111から入力した非0係数個数データTotalCoeff、最後連続個数データTrailingOnesおよび符号データtrailing_ones_sing_flagと、レベル復号回路112から入力したレベルデータlevelと、ラン復号回路113から入力したランデータrun_beforeおよびラン総数データtotal_zeroとを基に、図3に示すラン・レベル計算回路53の処理と逆の処理により、変換係数を生成し、これをブロック復元回路115に出力する。
- [0091] ブロック復元回路115は、直交変換サイズ信号TRSIZEが4x4を示す場合には、変換係数復元回路114から入力した4x4分の変換係数を記憶する。
- ブロック復元回路115は、直交変換サイズ信号TRSIZEが8x8を示す場合には、変換係数復元回路114から入力した8x8分の変換係数を記憶する。
- [0092] スキャン変換回路116は、直交変換サイズ信号TRSIZEが4x4を示す場合に、変換係数復元回路114に記憶された4x4分の変換係数を、図11に示す逆量子化回路83で逆量子化するのに適した順序で読み出して画像データS82として逆量子化回路83に出力する。
- また、スキャン変換回路116は、直交変換サイズ信号TRSIZEが8X8を示す場合に、変換係数復元回路114に記憶された8x8分の変換係数を、図5に示すスキャン順、並びに図8に示すサブブロックデータSB1, SB2, SB3, SB4の配置を考慮して、図11に示す逆量子化回路83で逆量子化するのに適した順序で読み出して画像データS82として逆量子化回路83に出力する。

[0093] 復号装置3によれば、上述した符号化装置2によって符号化された非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneの符号化コードを復元できる。

[0094] 本発明は上述した実施形態には限定されない。

例えば、上述した実施形態では、非0係数個数データTotalCoeffおよび最後連続個数データTrailingOneを符号化する対応関係データとして、表1に示す総変換表データTRNaを例示したが、変換表データTRNa1, 2, 3, 4は、0を示す非0係数個数データTotalCoeffのビット長が相互に異なり、0を示す非0係数個数データTotalCoeffのビット長が短くなるに従って、符号化コードの最大ビット長が長くなるように規定されればその他の変換表データを用いてもよい。

[0095] また、上述した符号化装置2では、図10等 to 示す符号化処理を、図3に示す可逆符号化回路27の構成回路によって実現した場合を例示したが、これらの処理の全部または一部をプログラムの記述に従ってCPU(Central Processing Unit)などが実行してもよい。

また、上述した復号装置3では、復号処理を、図11に示す可逆復号回路82の構成回路によって実現した場合を例示したが、これらの処理の全部または一部をプログラムの記述に従ってCPUなどが実行してもよい。

産業上の利用可能性

[0096] 本発明は、直交変換の変換係数を符号化する符号化システム等に適用可能である。

請求の範囲

- [1] 画像ブロックデータを直交変換して得られた複数の変換係数のうち非0の変換係数の数を示す非0係数個数データを、対応関係データを用いて可変長符号化する符号化方法であって、

第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

前記第1のブロックサイズの複数の第2のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる第1の工程と、

前記複数のサブブロックデータの各々について、前記第1の工程で当該サブブロックデータに割り当てられた前記変換係数を基に、前記非0係数個数データを生成する第2の工程と、

前記複数のサブブロックデータの各々について、前記第2の工程で生成した前記非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第3の工程と

を有する符号化方法。

- [2] 前記第1の工程は、垂直および水平の2次元周波数領域を分割して得られた複数のサブブロック内の周波数に対応して規定された前記複数のサブブロックデータを用いる

請求項1に記載の符号化方法。

- [3] 前記第1のブロックサイズの前記画像ブロックデータを直交変換して得られた複数の変換係数を基に、当該画像ブロックデータの前記非0係数個数データを生成する第4の工程と、

前記第1のブロックサイズの前記画像ブロックデータに対応した表示位置の周囲の表示位置に対応付けられた他の画像ブロックデータの前記変換係数のうち「0」および絶対値「1」以外の変換係数の個数を特定し、当該特定した個数が小さくなるに従って、前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを選択する第5の工程と、

前記第5の工程で選択した対応関係データを用いて、前記第1のブロックサイズの前記画像ブロックデータの前記非0係数個数データの前記符号化コードを決定する第6の工程と

を有する

請求項1に記載の符号化方法。

- [4] 前記第2のブロックサイズの画像ブロックデータを単位として前記直交変換が行われた場合に、前記第1、第2および第3の工程を実行し、

前記第1のブロックサイズの画像ブロックデータを単位として前記直交変換が行われた場合に、前記第4、第5および第6の工程を実行する

請求項3に記載の符号化方法。

- [5] 前記第1のブロックサイズが $N \times N$ (N は整数)であり、前記第2のブロックサイズが $N \times 2N$ である場合に、

前記第1の工程は、前記第2のブロックサイズの前記画像データの変換係数を、直流成分に近い周波数に対応した変換係数から順にスキャンし、1番目から N^2 番目にスキャンした変換成分を構成要素とする第1のサブブロックデータと、 $(N^2 + 1)$ 番目から $2N^2$ 番目にスキャンした変換成分を構成要素とする第2のサブブロックデータと、 $(2N^2 + 1)$ 番目から $3N^2$ 番目にスキャンした変換成分を構成要素とする第3のサブブロックデータと、 $(3N^2 + 1)$ 番目から $4N^2$ 番目にスキャンした変換成分を構成要素とする第4のサブブロックデータとを生成し、

前記第3の工程は、前記第2の工程で生成した前記第2および前記第3のサブプロ

ックデータの前記非0係数個数データの符号化に用いる前記対応関係データに比べて前記0を示す非0係数個数データに割り当てる前記符号化コードのビット長が長い前記対応関係データを用いて前記第1のサブブロックデータの前記非0係数個数データの前記符号化コードを決定し、前記第2の工程で生成した前記第2および前記第3のサブブロックデータの前記非0係数個数データの符号化に用いる前記対応関係データに比べて前記0を示す非0係数個数データに割り当てる前記符号化コードのビット長が短い前記対応関係データを用いて前記第4のサブブロックデータの前記非0係数個数データの前記符号化コードを決定する

請求項1に記載の符号化方法。

[6] 前記対応関係データは、

前記ブロックデータの直交変換で得られた前記変換係数の列で最後に連続する絶対値「1」の変換係数の最後連続個数データと、前記非0係数個数データとの組に割り当てる前記符号化コードを規定し、

前記最後連続個数データが異なり前記非0係数個数データが同じ複数の組に対して、前記最後連続個数データが大きくなるに従って、前記符号化コードのビット長が同じあるいは長くなるように規定している

請求項1に記載の符号化方法。

[7] 画像ブロックデータを直交変換して得られた複数の変換係数のうち非0の変換係数の数を示す非0係数個数データを、対応関係データを用いて可変長符号化する符号化装置であって、

第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

前記第1のブロックサイズの複数の第2のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロック

データと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる割り当て手段と、

前記複数のサブブロックデータの各々について、前記割り当て手段が当該サブブロックデータに割り当てた前記変換係数を基に、前記非0係数個数データを生成する生成手段と、

前記複数のサブブロックデータの各々について、前記生成手段が生成した前記非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する符号化手段と

を有する符号化装置。

- [8] 被符号化画像データとその予測画像データとの差分画像データを生成する差分生成手段と、

前記差分生成手段が生成した前記差分画像データを、前記第1のブロックサイズあるいは前記第2のブロックサイズの画像ブロックデータを単位として前記直交変換する直交変換手段と

をさらに有し、

前記割り当て手段は、前記直交変換手段が前記第2のブロックサイズの画像ブロックデータを直交変換して得られた前記複数の変換係数に対して前記割り当てを行う請求項7に記載の符号化装置。

- [9] 画像ブロックデータを直交変換して得られた複数の変換係数のうち非0の変換係数の数を示す非0係数個数データを、対応関係データを用いて可変長符号化する符号化処理をコンピュータに実行させるプログラムであって、

第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取り得る値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該

対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

前記第1のブロックサイズの複数倍の第2のブロックサイズの画像ブロックデータを直交変換して得られた複数の変換係数を、前記第1のブロックサイズの画像ブロックデータと同じ数の前記変換係数で構成される複数のサブブロックデータのうち、当該変換係数が対応付けられた周波数に応じた一つのサブブロックデータに割り当てる第1の手順と、

前記複数のサブブロックデータの各々について、前記第1の手順で当該サブブロックデータに割り当てられた前記変換係数を基に、前記非0係数個数データを生成する第2の手順と、

前記複数のサブブロックデータの各々について、前記第2の手順で生成した前記非0係数個数データに割り当てる前記符号化コードを、当該サブブロックデータに対して直流成分側の他の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第3の手順と

を前記コンピュータに実行させるプログラム。

- [10] 第1のブロックサイズの複数倍の第2のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非0の変換係数の個数を示す非0係数個数データを生成し、所定の対応関係データを用いて、前記非0係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非0係数個数データを取得する復号方法であって、

前記第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取得する値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従っ

て、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

前記複数のサブブロックデータの各々の前記符号化コードの前記非0係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第1の工程と、

前記複数のサブブロックデータの各々について、前記第1の工程で決定した前記非0係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する第2の工程と、

前記第2の工程で生成した前記変換係数を並べ替えて前記第2のブロックサイズの前記ブロックデータの変換係数を得る第3の工程と

を有する復号方法。

- [11] 第1のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数の前記非0係数個数データの前記符号化コードを復号する場合に、

前記第1のブロックサイズの前記画像ブロックデータに対応した表示位置の周囲の表示位置に対応付けられた他の画像ブロックデータの前記変換係数のうち「0」および絶対値「1」以外の変換係数の個数を特定する第4の工程と、

前記第4の工程で特定した前記個数が小さくなるに従って、前記非0係数個数データに短いビット長の符号化コードを対応付けた前記対応関係データを選択する第5の工程と、

前記第5の工程で選択した前記対応関係データを用いて、前記第1のブロックサイズの前記画像ブロックデータの前記符号化コードに対応する前記非0係数個数データを決定する第6の工程と、

前記第6の工程で決定した前記非0係数個数データを基に、前記第1のブロックサイズの前記ブロックデータの前記変換係数を生成する第7の工程と

を有する請求項10に記載の復号方法。

- [12] 前記第1のブロックサイズが指示された場合に前記第4、第5、第6および第7の工

程を実行し、

前記第2のブロックサイズが指示された場合に前記第1、第2および第3の工程を実行する

請求項11に記載の復号方法。

- [13] 第1のブロックサイズの複数倍の第2のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非0の変換係数の個数を示す非0係数個数データを生成し、所定の対応関係データを用いて、前記非0係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非0係数個数データを取得する復号装置であって、

前記第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取得する値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

前記複数のサブブロックデータの各々の前記符号化コードの前記非0係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する決定手段と、

前記複数のサブブロックデータの各々について、前記決定手段が決定した前記非0係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する生成手段と、

前記生成手段が生成した前記変換係数を並べ替えて前記第2のブロックサイズの前記ブロックデータの変換係数を得る取得手段と

を有する復号装置。

- [14] 第1のブロックサイズの複数倍の第2のブロックサイズのブロックデータを単位として符号化対象の画像データを直交変換して得られた変換係数を、その変換係数に対応付けられた周波数に応じて複数のサブブロックデータに割り当て、前記複数のサブブロックデータの各々について、当該サブブロックデータを構成する変換係数のうち非0の変換係数の個数を示す非0係数個数データを生成し、所定の対応関係データを用いて、前記非0係数個数データの符号化コードを得た場合に、前記対応関係データを用いて、前記符号化コードから前記非0係数個数データを取得するコンピュータが実行するプログラムであって、

前記第1のブロックサイズの画像ブロックデータの前記非0係数個数データが取得する値の各々について、当該非0係数個数データと、その符号化コードとの対応関係を各々が規定する複数の対応関係データであって、0を示す非0係数個数データのビット長が相互に異なり、0を示す非0係数個数データのビット長が短くなるに従って、当該対応関係データで用いる前記符号化コードの最大ビット長が長くなるように規定した前記複数の対応関係データを用いる場合に、

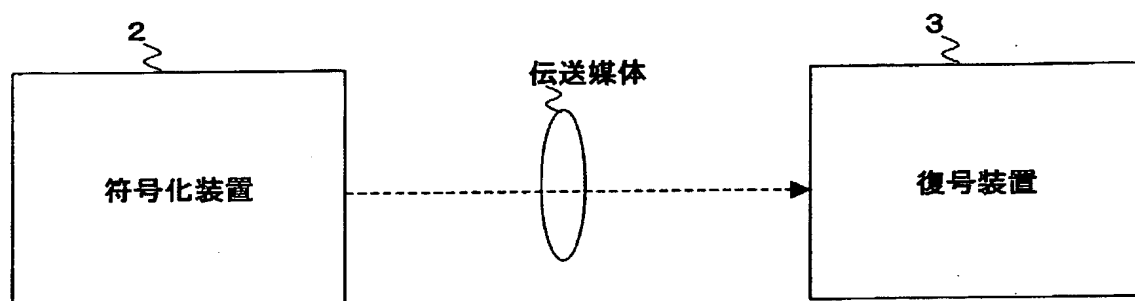
前記複数のサブブロックデータの各々の前記符号化コードの前記非0係数個数データを、当該サブブロックデータに対して直流成分側の前記サブブロックデータに用いる前記対応関係データに比べて0を示す前記非0係数個数データに長いビット長の符号化コードを対応付けた前記対応関係データを用いて決定する第1の手順と、

前記複数のサブブロックデータの各々について、前記第1の手順で決定した前記非0係数個数データを基に、当該サブブロックデータを構成する前記変換係数を生成する第2の手順と、

前記第2の手順で生成した前記変換係数を並べ替えて前記第2のブロックサイズの前記ブロックデータの変換係数を得る第3の手順と
を前記コンピュータに実行させるプログラム。

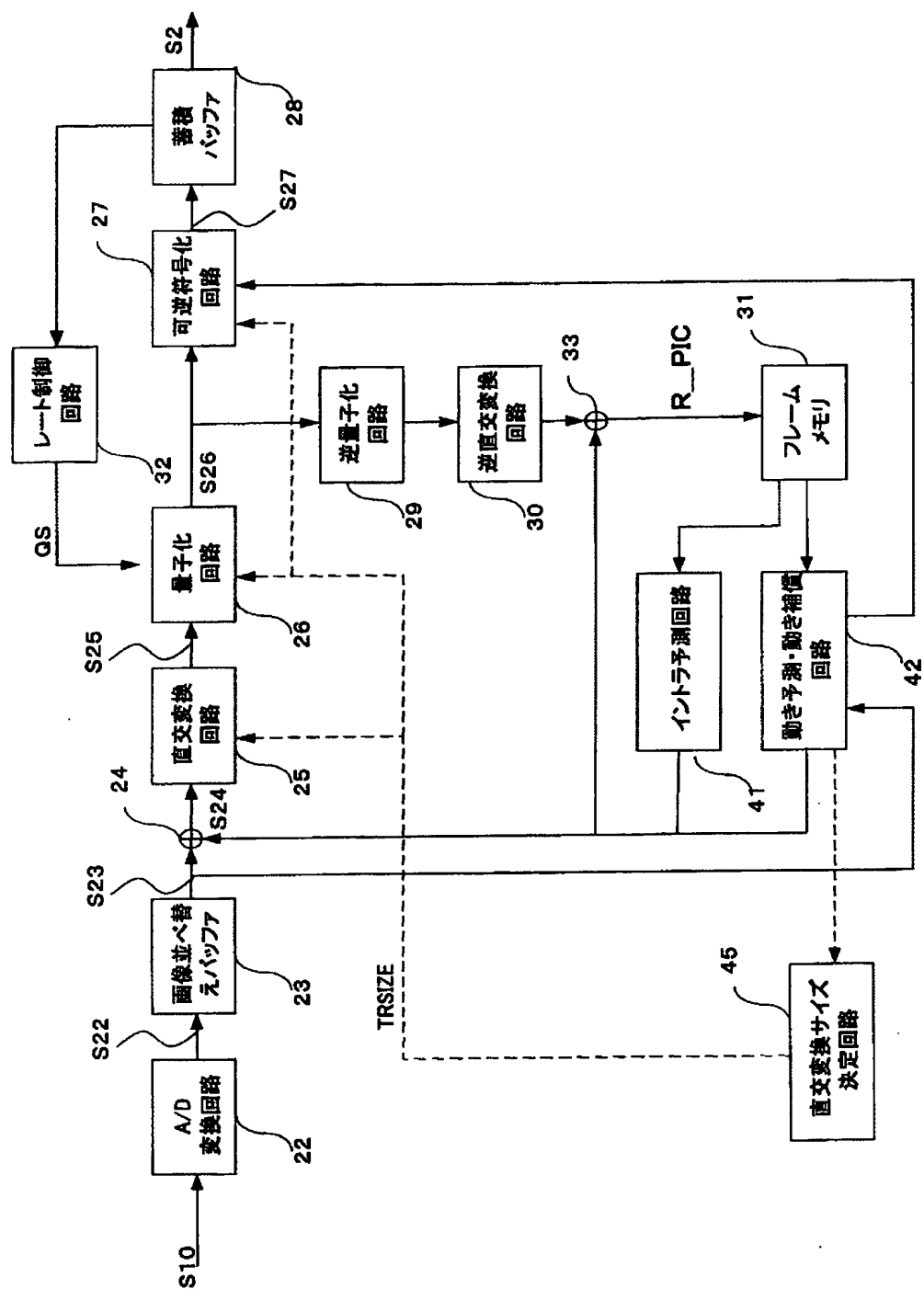
[図1]

FIG. 1



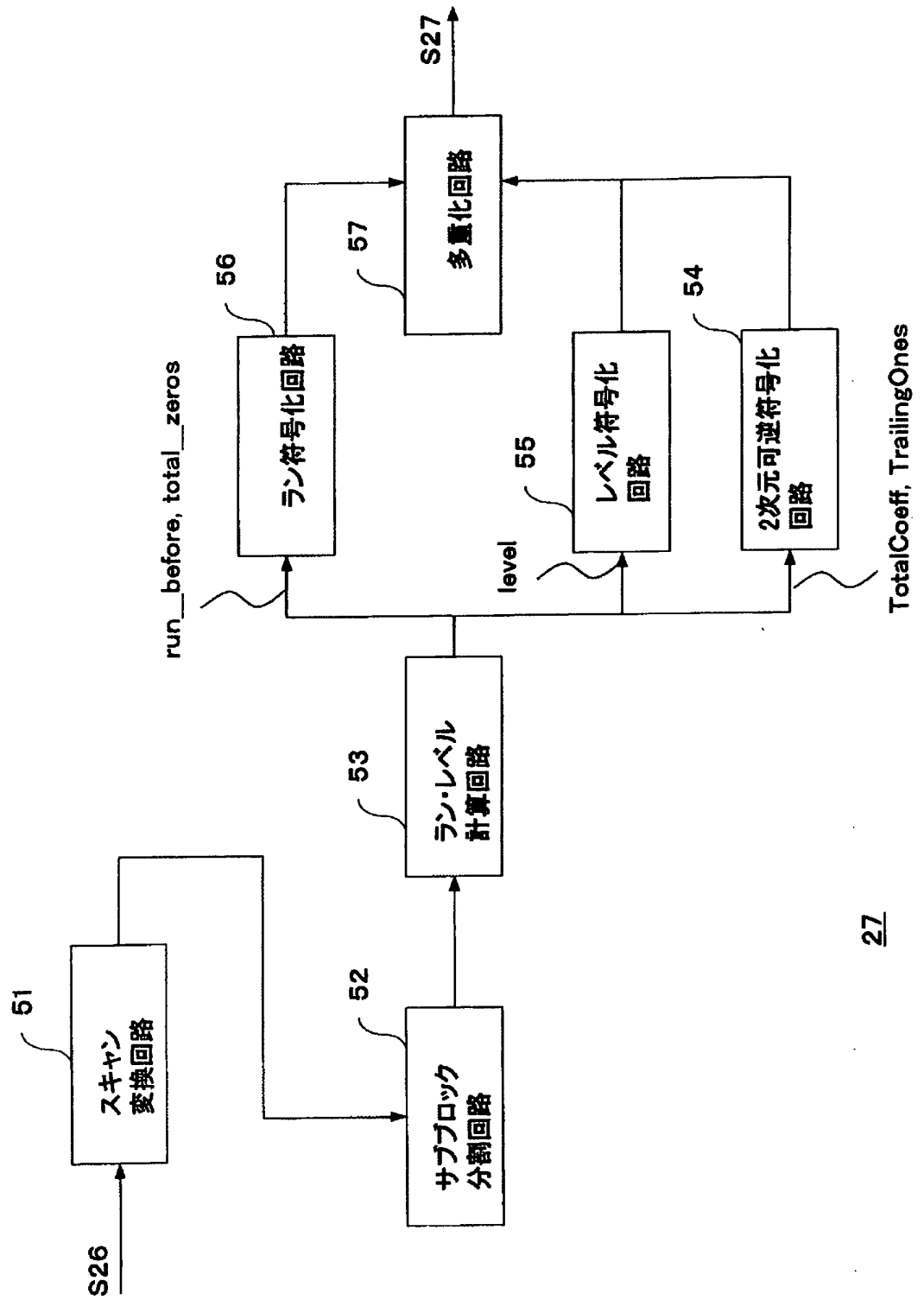
[図2]

FIG. 2



[図3]

FIG. 3



[図4]

FIG. 4A

0	1	5	6
2	4	7	12
3	8	11	13
9	10	14	15

FIG. 4B

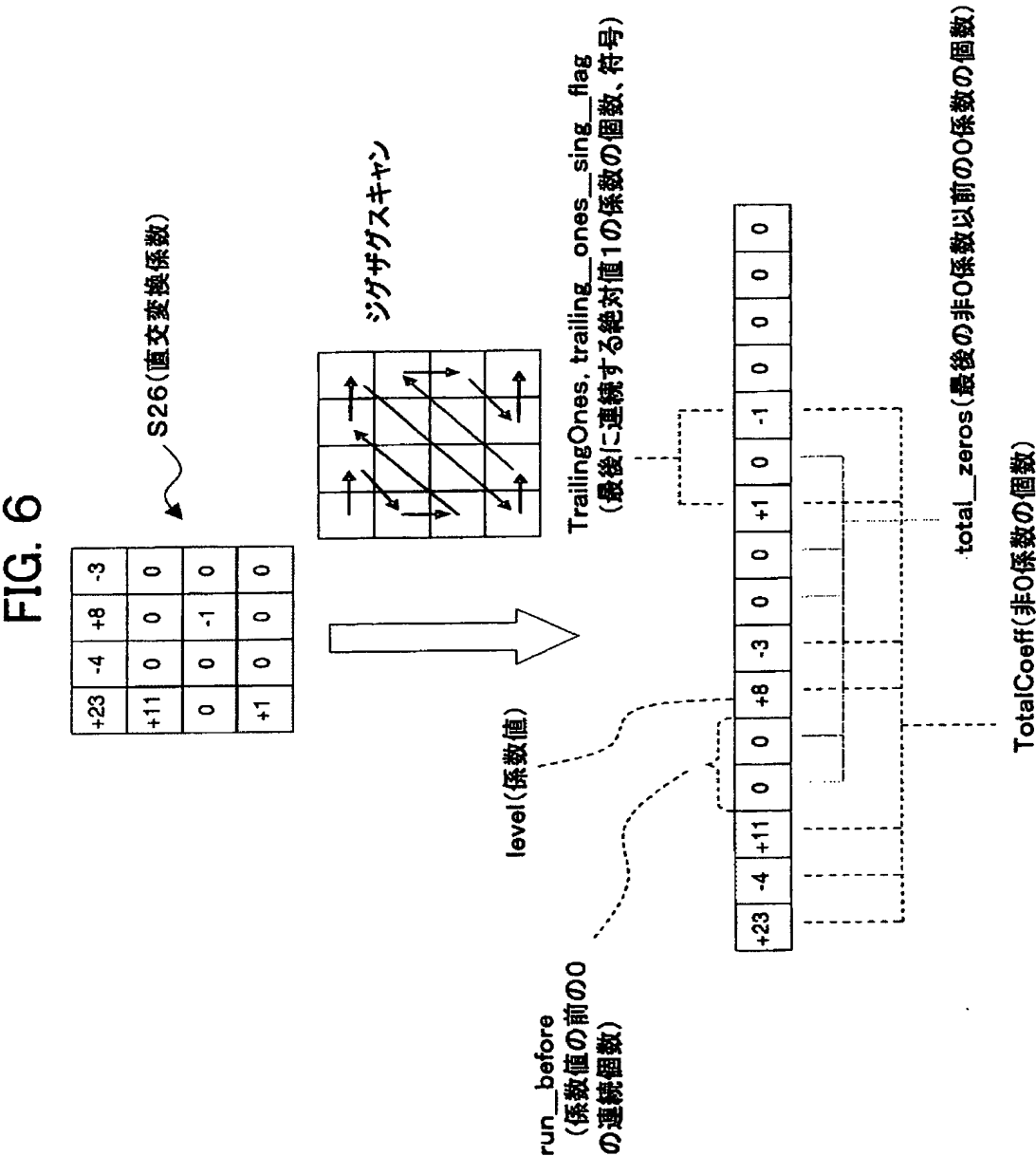
0	2	8	12
1	5	9	13
3	6	10	14
4	7	12	15

[図5]

FIG. 5

		<i>u</i>							
		0	1	2	3	4	5	6	7
0		0	1	5	6	14	15	27	28
1		2	4	7	13	16	26	29	42
2		3	8	12	17	25	30	41	43
3		9	11	18	24	31	40	44	53
4		10	19	23	32	39	45	52	54
5		20	22	33	38	46	51	55	60
6		21	34	37	47	50	56	59	61
<i>v</i>	7	35	36	48	49	57	58	62	63

[図6]



[図7]

FIG. 7B

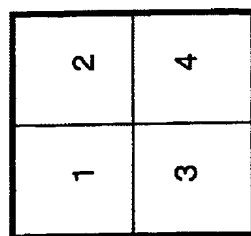
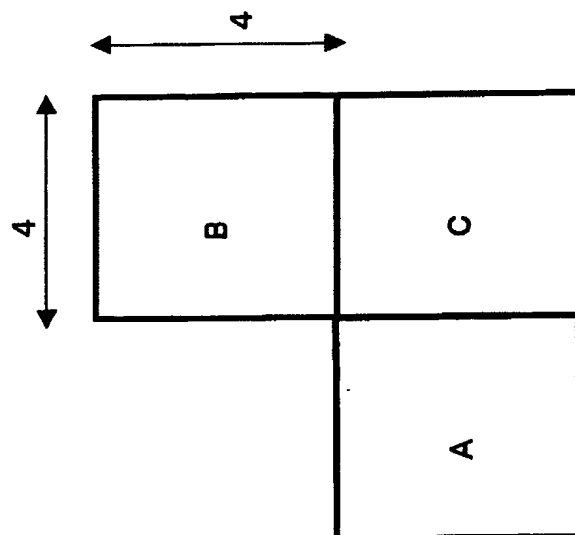
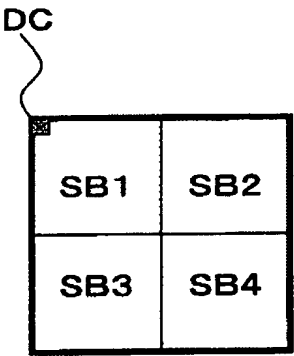


FIG. 7A



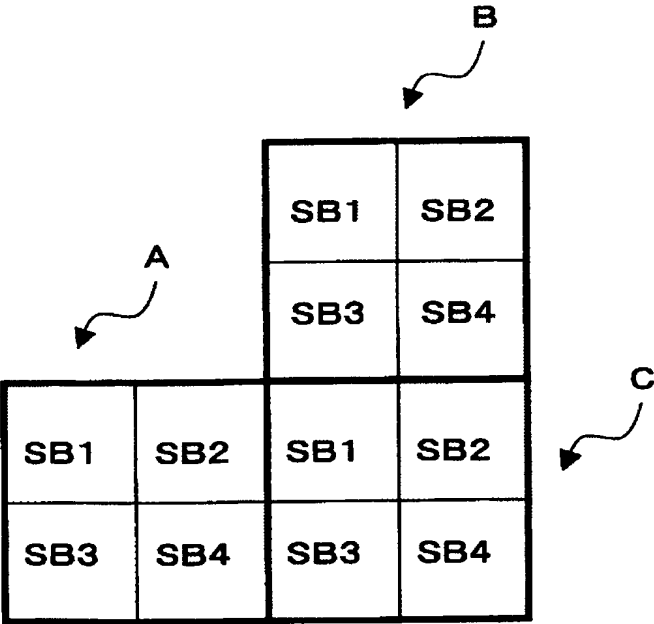
[図8]

FIG. 8

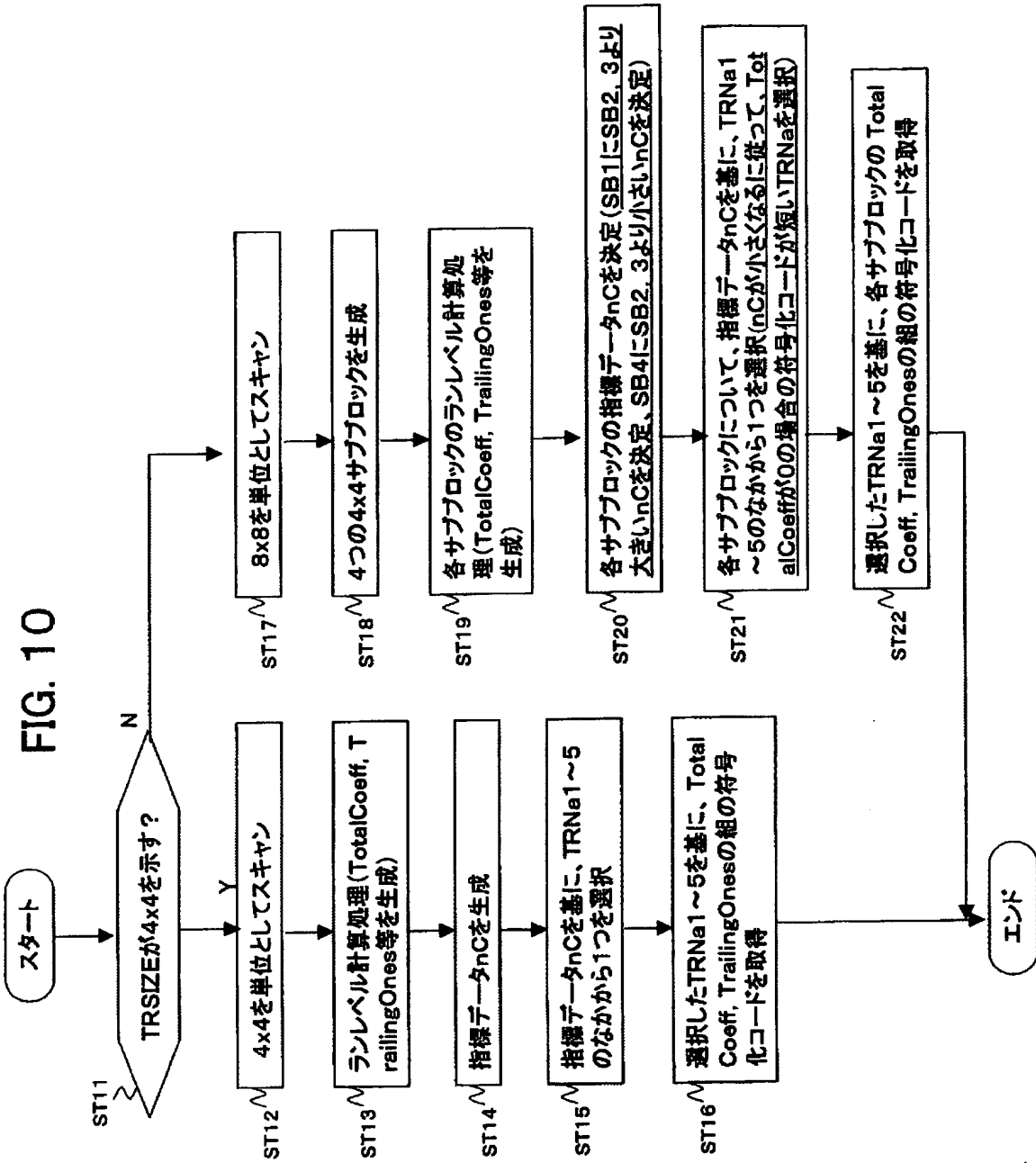


[図9]

FIG. 9

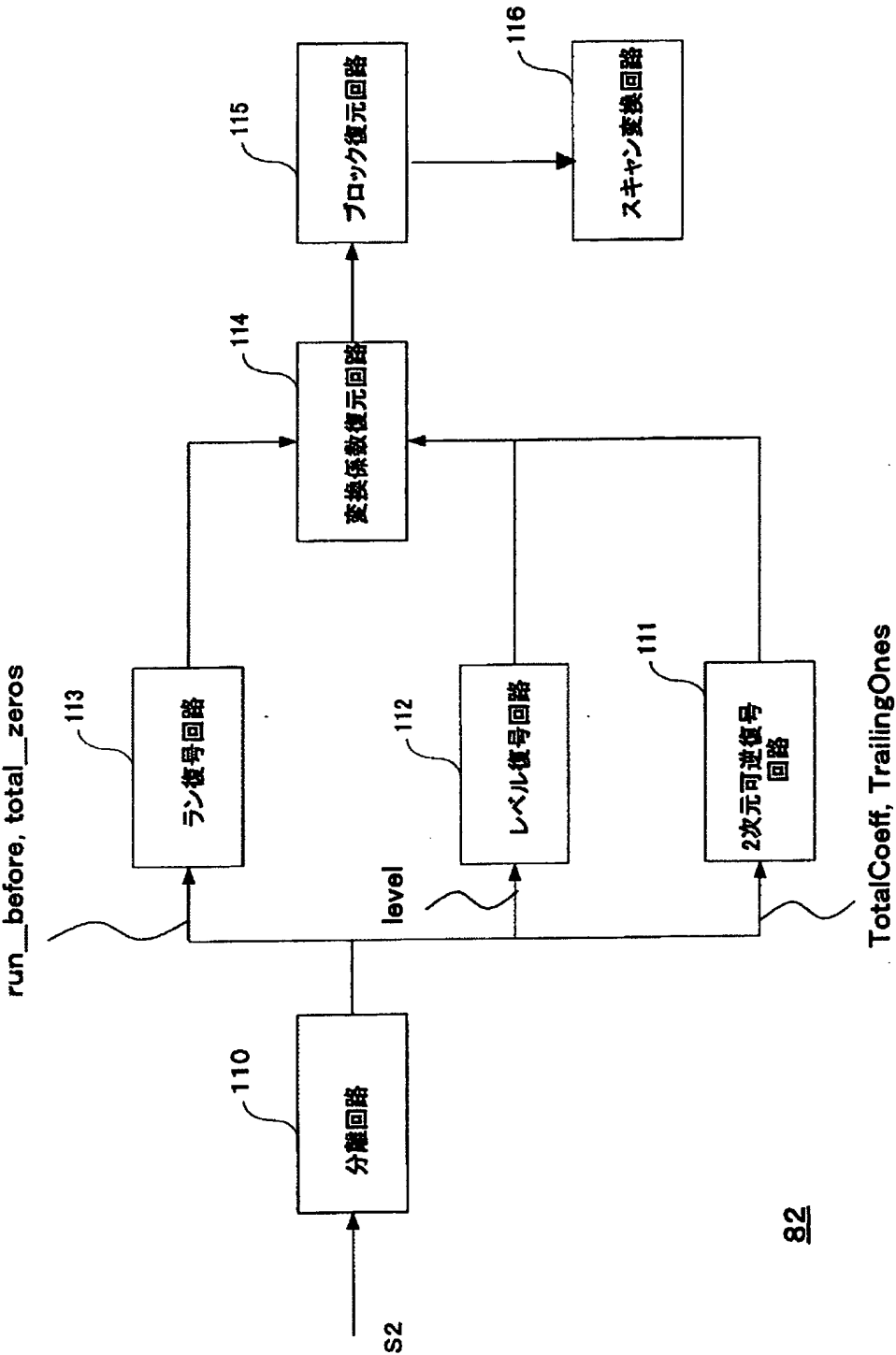


[図10]



[図12]

FIG. 12



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/012772

A. CLASSIFICATION OF SUBJECT MATTER

H04N7/26 (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N7/24 (2006.01) - **H04N7/68** (2006.01), **H03M7/30** (2006.01) - **H03M7/50** (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	Text of Committee Draft of Joint Video Specification (ITU-T Rec.H.264, ISO/IEC 14496-10 AVC), MPEG02/N4810 JVT-C167, 2002.05, pages 64 to 73, 116 to 126	1-14
A	Draft ITU-T Recommendation and Final Draft International Standard of Joint Video Specification (ITU-T Rec.H.264, ISO/IEC 14496-10 AVC), JVT-G050, 2003.03, pages 151 to 158	1-14
A	JP 2004-134896 A (NTT Docomo Inc.), 30 April, 2004 (30.04.04), Full text; all drawings & US 2004/0126028 A1 & EP 1408695 A2	1-14

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
04 October, 2005 (04.10.05)

Date of mailing of the international search report
25 October, 2005 (25.10.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/012772

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2004-64725 A (Matsushita Electric Industrial Co., Ltd.), 26 February, 2004 (26.02.04), Full text; all drawings (Family: none)	1-14
A	JP 8-116448 A (Fuji Xerox Co., Ltd.), 07 May, 1996 (07.05.96), Full text; all drawings & US 5832128 A	1-14
A	JP 6-237448 A (Toshiba Corp.), 23 August, 1994 (23.08.94), Full text; all drawings (Family: none)	1-14

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.⁷ H04N7/26 (2006.01)

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.⁷ H04N7/24 (2006.01) - H04N7/68 (2006.01), H03M7/30 (2006.01) - H03M7/50 (2006.01)

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	Text of Committee Draft of Joint Video Specification (ITU-T Rec. H. 264, ISO/IEC 14496-10 AVC), MPEG02/N4810 JVT-C167, 2002.05, p. 64-73, 116-126	1-14
A	Draft ITU-T Recommendation and Final Draft International Standard of Joint Video Specification (ITU-T Rec. H. 264, ISO/IEC 14496-10 AVC), JVT-G050, 2003.03, p. 151-158	1-14

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

04.10.2005

国際調査報告の発送日

25.10.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

國分 直樹

電話番号 03-3581-1101 内線 3539

5C

9070

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 2004-134896 A (株式会社エヌ・ティ・ティ・ドコモ) 2004.04.30, 全文, 全図 & US 2004/0126028 A1 & EP 1408695 A2	1-14
A	JP 2004-64725 A (松下電器産業株式会社) 2004.02.26, 全文, 全図 (ファミリーなし)	1-14
A	JP 8-116448 A (富士ゼロックス株式会社) 1996.05.07, 全文, 全図 & US 5832128 A	1-14
A	JP 6-237448 A (株式会社東芝) 1994.08.23, 全文, 全図 (ファミリーなし)	1-14

PATENT COOPERATION TREATY

PCT

INTERNATIONAL PRELIMINARY REPORT ON PATENTABILITY

(Chapter I of the Patent Cooperation Treaty)

(PCT Rule 44bis)

Applicant's or agent's file reference 05-8048-SNY	FOR FURTHER ACTION	See item 4 below
International application No. PCT/JP2005/012772	International filing date (<i>day/month/year</i>) 11 July 2005 (11.07.2005)	Priority date (<i>day/month/year</i>) 12 July 2004 (12.07.2004)
International Patent Classification (8th edition unless older edition indicated) See relevant information in Form PCT/ISA/237		
Applicant SONY CORPORATION		

1.	This international preliminary report on patentability (Chapter I) is issued by the International Bureau on behalf of the International Searching Authority under Rule 44 bis.1(a).																								
2.	This REPORT consists of a total of 4 sheets, including this cover sheet. In the attached sheets, any reference to the written opinion of the International Searching Authority should be read as a reference to the international preliminary report on patentability (Chapter I) instead.																								
3.	<p>This report contains indications relating to the following items:</p> <table style="width: 100%;"> <tr> <td style="width: 10%; text-align: center;"><input checked="" type="checkbox"/></td> <td style="width: 30%;">Box No. I</td> <td style="width: 60%;">Basis of the report</td> </tr> <tr> <td style="text-align: center;"><input type="checkbox"/></td> <td>Box No. II</td> <td>Priority</td> </tr> <tr> <td style="text-align: center;"><input type="checkbox"/></td> <td>Box No. III</td> <td>Non-establishment of opinion with regard to novelty, inventive step and industrial applicability</td> </tr> <tr> <td style="text-align: center;"><input type="checkbox"/></td> <td>Box No. IV</td> <td>Lack of unity of invention</td> </tr> <tr> <td style="text-align: center;"><input checked="" type="checkbox"/></td> <td>Box No. V</td> <td>Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement</td> </tr> <tr> <td style="text-align: center;"><input type="checkbox"/></td> <td>Box No. VI</td> <td>Certain documents cited</td> </tr> <tr> <td style="text-align: center;"><input type="checkbox"/></td> <td>Box No. VII</td> <td>Certain defects in the international application</td> </tr> <tr> <td style="text-align: center;"><input type="checkbox"/></td> <td>Box No. VIII</td> <td>Certain observations on the international application</td> </tr> </table>	<input checked="" type="checkbox"/>	Box No. I	Basis of the report	<input type="checkbox"/>	Box No. II	Priority	<input type="checkbox"/>	Box No. III	Non-establishment of opinion with regard to novelty, inventive step and industrial applicability	<input type="checkbox"/>	Box No. IV	Lack of unity of invention	<input checked="" type="checkbox"/>	Box No. V	Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement	<input type="checkbox"/>	Box No. VI	Certain documents cited	<input type="checkbox"/>	Box No. VII	Certain defects in the international application	<input type="checkbox"/>	Box No. VIII	Certain observations on the international application
<input checked="" type="checkbox"/>	Box No. I	Basis of the report																							
<input type="checkbox"/>	Box No. II	Priority																							
<input type="checkbox"/>	Box No. III	Non-establishment of opinion with regard to novelty, inventive step and industrial applicability																							
<input type="checkbox"/>	Box No. IV	Lack of unity of invention																							
<input checked="" type="checkbox"/>	Box No. V	Reasoned statement under Article 35(2) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement																							
<input type="checkbox"/>	Box No. VI	Certain documents cited																							
<input type="checkbox"/>	Box No. VII	Certain defects in the international application																							
<input type="checkbox"/>	Box No. VIII	Certain observations on the international application																							
4.	The International Bureau will communicate this report to designated Offices in accordance with Rules 44bis.3(c) and 93bis.1 but not, except where the applicant makes an express request under Article 23(2), before the expiration of 30 months from the priority date (Rule 44bis .2).																								

The International Bureau of WIPO 34, chemin des Colombettes 1211 Geneva 20, Switzerland Facsimile No. +41 22 338 82 70	<table border="1" style="width: 100%; border-collapse: collapse;"> <tr> <td style="width: 100%;">Date of issuance of this report 16 January 2007 (16.01.2007)</td> </tr> <tr> <td>Authorized officer <div style="text-align: center; font-weight: bold; font-size: 1.2em;">Masashi Honda</div> e-mail: pt08@wipo.int</td> </tr> </table>	Date of issuance of this report 16 January 2007 (16.01.2007)	Authorized officer <div style="text-align: center; font-weight: bold; font-size: 1.2em;">Masashi Honda</div> e-mail: pt08@wipo.int
Date of issuance of this report 16 January 2007 (16.01.2007)			
Authorized officer <div style="text-align: center; font-weight: bold; font-size: 1.2em;">Masashi Honda</div> e-mail: pt08@wipo.int			

特許協力条約

発信人 日本国特許庁（国際調査機関）

REC'D 28 OCT 2005

WIPO

PCT

代理人

佐藤 隆久

様

あて名

〒111-0052

日本国東京都台東区柳橋2丁目4番2号 創造国際
特許事務所

PCT

国際調査機関の見解書
(法施行規則第40条の2)
[PCT規則43の2.1]

発送日
(日.月.年)

25.10.2005

出願人又は代理人

の書類記号 05-8048-SNY

今後の手続きについては、下記2を参照すること。

国際出願番号

PCT/J P 2005/012772

国際出願日

(日.月.年) 11. 07. 2005

優先日

(日.月.年) 12. 07. 2004

国際特許分類 (IPC) Int.Cl.⁷ H04N7/26 (2006.01)

出願人 (氏名又は名称)

ソニー株式会社

1. この見解書は次の内容を含む。

- ☒ 第I欄 見解の基礎
- ☐ 第II欄 優先権
- ☐ 第III欄 新規性、進歩性又は産業上の利用可能性についての見解の不作成
- ☐ 第IV欄 発明の単一性の欠如
- ☒ 第V欄 PCT規則43の2.1(a)(i)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- ☐ 第VI欄 ある種の引用文献
- ☐ 第VII欄 国際出願の不備
- ☐ 第VIII欄 国際出願に対する意見

2. 今後の手続き

国際予備審査の請求がされた場合は、出願人がこの国際調査機関とは異なる国際予備審査機関を選択し、かつ、その国際予備審査機関がPCT規66.1の2(b)の規定に基づいて国際調査機関の見解書を国際予備審査機関の見解書とみなさない旨を国際事務局に通知していた場合を除いて、この見解書は国際予備審査機関の最初の見解書とみなされる。

この見解書が上記のように国際予備審査機関の見解書とみなされる場合、様式PCT/ISA/220を送付した日から3月又は優先日から22月のうちいずれか遅く満了する期限が経過するまでに、出願人は国際予備審査機関に、適当な場合は補正書とともに、答弁書を提出することができる。

さらなる選択肢は、様式PCT/ISA/220を参照すること。

3. さらなる詳細は、様式PCT/ISA/220の備考を参照すること。

見解書を作成した日

04.10.2005

名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

國分 直樹

電話番号 03-3581-1101 内線 3539

5C

9070

様式PCT/ISA/237 (表紙) (2004年1月)

第 I 欄 見解の基礎

1. この見解書は、下記に示す場合を除くほか、国際出願の言語を基礎として作成された。

☐ この見解書は、_____語による翻訳文を基礎として作成した。
それは国際調査のために提出された PCT 規則 12.3 及び 23.1(b) にいう翻訳文の言語である。

2. この国際出願で開示されかつ請求の範囲に係る発明に不可欠なヌクレオチド又はアミノ酸配列に関して、以下に基づき見解書を作成した。

a. タイプ ☐ 配列表

☐ 配列表に関連するテーブル

b. フォーマット ☐ 書面

☐ コンピュータ読み取り可能な形式

c. 提出時期 ☐ 出願時の国際出願に含まれる

☐ この国際出願と共にコンピュータ読み取り可能な形式により提出された

☐ 出願後に、調査のために、この国際調査機関に提出された

3. ☐ さらに、配列表又は配列表に関連するテーブルを提出した場合に、出願後に提出した配列若しくは追加して提出した配列が出願時に提出した配列と同一である旨、又は、出願時の開示を超える事項を含まない旨の陳述書の提出があった。

4. 補足意見：

第V欄 新規性、進歩性又は産業上の利用可能性についてのPCT規則43の2.1(a)(i)に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)	請求の範囲	1-14	有
	請求の範囲		無
進歩性 (IS)	請求の範囲	1-14	有
	請求の範囲		無
産業上の利用可能性 (IA)	請求の範囲	1-14	有
	請求の範囲		無

2. 文献及び説明

文献1 : Text of Committee Draft of Joint Video Specification (ITU-T Rec. H. 264, ISO/IEC 14496-10 AVC), MPEG02/N4810 JVT-C167, 2002.05, p.64-73, 116-126

文献2 : Draft ITU-T Recommendation and Final Draft International Standard of Joint Video Specification (ITU-T Rec. H. 264, ISO/IEC 14496-10 AVC), JVT-G050, 2003.03, p. 151-158

文献3 : JP 2004-134896 A (株式会社エヌ・ティ・ティ・ドコモ)
2004.04.30, 全文, 全図

& US 2004/0126028 A1 & EP 1408695 A2

文献4 : JP 2004-64725 A (松下電器産業株式会社)
2004.02.26, 全文, 全図 (ファミリーなし)

文献5 : JP 8-116448 A (富士ゼロックス株式会社)
1996.05.07, 全文, 全図 & US 5832128 A

文献6 : JP 6-237448 A (株式会社東芝) 1994.08.23,
全文, 全図 (ファミリーなし)

請求の範囲1-14に係る発明は、国際調査報告に記載されたいずれの文献にも記載されておらず、当業者にとって自明なものでもない。

PATENT COOPERATION TREATY

TRANSLATION

From the
INTERNATIONAL SEARCHING AUTHORITY

PCT

WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY

(PCT Rule 43bis.1)

To:

Date of mailing
(day/month/year)

Applicant's or agent's file reference

05-8048-SNY

FOR FURTHER ACTION

See paragraph 2 below

International application No.

PCT/JP2005/012772

International filing date (day/month/year)

11.07.2005

Priority date (day/month/year)

12.07.2004

International Patent Classification (IPC) or both national classification and IPC

Applicant

SONY CORPORATION

1. This opinion contains indications relating to the following items:

- | | | |
|-------------------------------------|--------------|--|
| <input checked="" type="checkbox"/> | Box No. I | Basis of the opinion |
| <input type="checkbox"/> | Box No. II | Priority |
| <input type="checkbox"/> | Box No. III | Non-establishment of opinion with regard to novelty, inventive step and industrial applicability |
| <input type="checkbox"/> | Box No. IV | Lack of unity of invention |
| <input checked="" type="checkbox"/> | Box No. V | Reasoned statement under Rule 43bis.1(a)(i) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement |
| <input type="checkbox"/> | Box No. VI | Certain documents cited |
| <input type="checkbox"/> | Box No. VII | Certain defects in the international application |
| <input type="checkbox"/> | Box No. VIII | Certain observations on the international application |

2. **FURTHER ACTION**

If a demand for international preliminary examination is made, this opinion will be considered to be a written opinion of the International Preliminary Examining Authority ("IPEA") except that this does not apply where the applicant chooses an Authority other than this one to be the IPEA and the chosen IPEA has notified the International Bureau under Rule 66.1bis(b) that written opinions of this International Searching Authority will not be so considered.

If this opinion is, as provided above, considered to be a written opinion of the IPEA, the applicant is invited to submit to the IPEA a written reply together, where appropriate, with amendments, before the expiration of 3 months from the date of mailing of Form PCT/ISA/220 or before the expiration of 22 months from the priority date, whichever expires later.

For further options, see Form PCT/ISA/220.

3. For further details, see notes to Form PCT/ISA/220.

Name and mailing address of the ISA/JP

Authorized officer

Facsimile No.

Telephone No.

**WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY**

International application No.

PCT/JP2005/012772

Box No. I

Basis of this opinion

1. With regard to the language, this opinion has been established on the basis of the international application in the language in which it was filed, unless otherwise indicated under this item.
☐ This opinion has been established on the basis of a translation from the original language into the following language
_____, which is the language of a translation furnished for the purposes of international search (under Rule 12.3 and 23.1(b)).
2. With regard to any nucleotide and/or amino acid sequence disclosed in the international application and necessary to the claimed invention, this opinion has been established on the basis of:
 - a. type of material
☐ a sequence listing
☐ table(s) related to the sequence listing
 - b. format of material
☐ in written format
☐ in computer readable form
 - c. time of filing/furnishing
☐ contained in the international application as filed.
☐ filed together with the international application in computer readable form.
☐ furnished subsequently to this Authority for the purposes of search.
3. ☐ In addition, in the case that more than one version or copy of a sequence listing and/or table(s) relating thereto has been filed or furnished, the required statements that the information in the subsequent or additional copies is identical to that in the application as filed or does not go beyond the application as filed, as appropriate, were furnished.
4. Additional comments:

**WRITTEN OPINION OF THE
INTERNATIONAL SEARCHING AUTHORITY**

International application No.

PCT/JP2005/012772

Box No. V	Reasoned statement under Rule 43bis.1(a)(i) with regard to novelty, inventive step or industrial applicability; citations and explanations supporting such statement		
1. Statement			
Novelty (N)	Claims	<u>1-14</u>	YES
	Claims		NO
Inventive step (IS)	Claims	<u>1-14</u>	YES
	Claims		NO
Industrial applicability (IA)	Claims	<u>1-14</u>	YES
	Claims		NO
2. Citations and explanations:			
<p>Document 1: Text of Committee Draft of Joint Video Specification (ITU-T Rec. H. 264, ISO/IEC 14496-10 AVC), MPEG02/N4810 JVT-C167, 2002. 05, pages 64 to 73, 116 to 126</p> <p>Document 2: Draft ITU-T Recommendation and Final Draft International Standard of Joint Video Specification (ITU-T Rec. H. 264, ISO/IEC 14496-10 AVC), JVT-G050, 2003. 03, pages 151 to 158</p> <p>Document 3: JP 2004-134896 A (NTT Docomo Inc.) 30 April 2004, Full text; all drawings & US 2004/0126028 A1 & EP 1408695 A2</p> <p>Document 4: JP 2004-64725 A (Matsushita Electric Industrial Co., Ltd.) 26 February 2004, Full text; all drawings (Family: none)</p> <p>Document 5: JP 8-116448 A (Fuji Xerox Co., Ltd.) 07 May 1996, Full text; all drawings & US 5832128 A</p> <p>Document 6: JP 6-237448 A (Toshiba Corp.), 23 August 1994, Full text; all drawings (Family: none)</p> <p>The inventions of claims 1 to 14 are neither described in any of the documents cited in the ISR nor obvious to a person skilled in the art.</p>			

特許協力条約

発信人 日本国特許庁（国際調査機関）

REC'D 28 OCT 2005

WIPO

PCT

代理人

佐藤 隆久

様

あて名

〒111-0052

日本国東京都台東区柳橋2丁目4番2号 創造国際
特許事務所

PCT

国際調査機関の見解書
(法施行規則第40条の2)
[PCT規則43の2.1]

発送日
(日.月.年)

25.10.2005

出願人又は代理人

の書類記号 05-8048-SNY

今後の手続きについては、下記2を参照すること。

国際出願番号

PCT/JP2005/012772

国際出願日

(日.月.年) 11.07.2005

優先日

(日.月.年) 12.07.2004

国際特許分類 (IPC) IntCl⁷ H04N7/26 (2006.01)

出願人 (氏名又は名称)

ソニー株式会社

1. この見解書は次の内容を含む。

- ☒ 第I欄 見解の基礎
- ☐ 第II欄 優先権
- ☐ 第III欄 新規性、進歩性又は産業上の利用可能性についての見解の不作成
- ☐ 第IV欄 発明の単一性の欠如
- ☒ 第V欄 PCT規則43の2.1(a)(i)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- ☐ 第VI欄 ある種の引用文献
- ☐ 第VII欄 国際出願の不備
- ☐ 第VIII欄 国際出願に対する意見

2. 今後の手続き

国際予備審査の請求がされた場合は、出願人がこの国際調査機関とは異なる国際予備審査機関を選択し、かつ、その国際予備審査機関がPCT規66.1の2(b)の規定に基づいて国際調査機関の見解書を国際予備審査機関の見解書とみなさない旨を国際事務局に通知していた場合を除いて、この見解書は国際予備審査機関の最初の見解書とみなされる。

この見解書が上記のように国際予備審査機関の見解書とみなされる場合、様式PCT/ISA/220を送付した日から3月又は優先日から22月のうちいずれか遅く満了する期限が経過するまでに、出願人は国際予備審査機関に、適当な場合は補正書とともに、答弁書を提出することができる。

さらなる選択肢は、様式PCT/ISA/220を参照すること。

3. さらなる詳細は、様式PCT/ISA/220の備考を参照すること。

見解書を作成した日

04.10.2005

名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

國分 直樹

電話番号 03-3581-1101 内線 3539

5C

9070

様式PCT/ISA/237 (表紙) (2004年1月)

第 I 欄 見解の基礎

1. この見解書は、下記に示す場合を除くほか、国際出願の言語を基礎として作成された。

☐ この見解書は、_____語による翻訳文を基礎として作成した。
それは国際調査のために提出された PCT 規則 12.3 及び 23.1(b) にいう翻訳文の言語である。

2. この国際出願で開示されかつ請求の範囲に係る発明に不可欠なヌクレオチド又はアミノ酸配列に関して、
以下に基づき見解書を作成した。

a. タイプ ☐ 配列表

☐ 配列表に関連するテーブル

b. フォーマット ☐ 書面

☐ コンピュータ読み取り可能な形式

c. 提出時期 ☐ 出願時の国際出願に含まれる

☐ この国際出願と共にコンピュータ読み取り可能な形式により提出された

☐ 出願後に、調査のために、この国際調査機関に提出された

3. ☐ さらに、配列表又は配列表に関連するテーブルを提出した場合に、出願後に提出した配列若しくは追加して提出した配列が出願時に提出した配列と同一である旨、又は、出願時の開示を超える事項を含まない旨の陳述書の提出があった。

4. 補足意見：

第V欄 新規性、進歩性又は産業上の利用可能性についてのPCT規則43の2.1(a)(i)に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)	請求の範囲	1-14	有
	請求の範囲		無
進歩性 (IS)	請求の範囲	1-14	有
	請求の範囲		無
産業上の利用可能性 (IA)	請求の範囲	1-14	有
	請求の範囲		無

2. 文献及び説明

文献1 : Text of Committee Draft of Joint Video Specification (ITU-T Rec. H. 264, ISO/IEC 14496-10 AVC), MPEG02/N4810 JVT-C167, 2002.05, p.64-73,116-126

文献2 : Draft ITU-T Recommendation and Final Draft International Standard of Joint Video Specification (ITU-T Rec. H. 264, ISO/IEC 14496-10 AVC), JVT-G050, 2003.03, p.151-158

文献3 : JP 2004-134896 A (株式会社エヌ・ティ・ティ・ドコモ)
2004.04.30, 全文, 全図

& US 2004/0126028 A1 & EP 1408695 A2

文献4 : JP 2004-64725 A (松下電器産業株式会社)
2004.02.26, 全文, 全図 (ファミリーなし)

文献5 : JP 8-116448 A (富士ゼロックス株式会社)
1996.05.07, 全文, 全図 & US 5832128 A

文献6 : JP 6-237448 A (株式会社東芝) 1994.08.23,
全文, 全図 (ファミリーなし)

請求の範囲1-14に係る発明は、国際調査報告に記載されたいずれの文献にも記載されておらず、当業者にとって自明なものでもない。